

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-188737

(43)Date of publication of application : 04.07.2000

(51)Int.Cl.:

H04N 7/01

H04N 5/38

H04N 5/44

(21)Application number : 10-364463

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 22.12.1998

(72)Inventor : TAKEUCHI TOMOAKI

NISHIOKA MINORU

SAKAUCHI TATSUJI

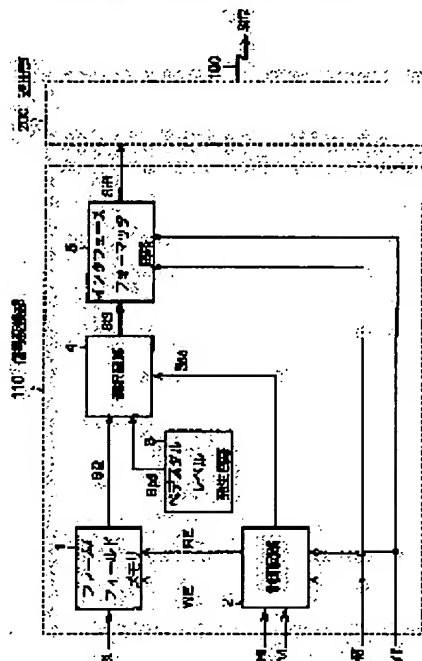
MURAO TSUGIO

(54) VIDEO SIGNAL TRANSMISSION METHOD AND DEVICE, AND RECEPTION METHOD AND DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To transmit video signals of various formats without incurring increase in the circuit scale and a complicated operation and to allow a receiver side to directly and easily confirm the transmission state by means of a monitor.

SOLUTION: A format of an interface signal is decided in advance. In the case that a video signal Si of interlace scanning is transmitted, for example, a control circuit 2 writes video data of the video signal Si to a frame/field memory 1, and then the signal is read therefrom. Thus, data for an active period in a 1st field of the video signal Si are mapped on an odd number line of a prescribed frame of the interface signal and data for an active period of a 2nd field are mapped on an even number line of a succeeding frame of the interface signal respectively. Then a level of the video signal Si for a period not mapped on the interface signal among the active periods of the interface signal is set to a pedestal level, the video signal is formatted to the transmission format of the interface signal and the resulting signal is transmitted to a transmission line 100.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-188737

(P2000-188737A)

(43) 公開日 平成12年7月4日 (2000.7.4)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テマコード\* (参考)

H 0 4 N 7/01

H 0 4 N 7/01

J 5 C 0 2 5

5/38

5/38

5 C 0 6 3

5/44

5/44

Z

審査請求 未請求 請求項の数20 O L (全 27 頁)

(21) 出願番号

特願平10-364463

(22) 出願日

平成10年12月22日 (1998. 12. 22)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 竹内 与哲

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 西岡 稔

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100098291

弁理士 小笠原 史朗

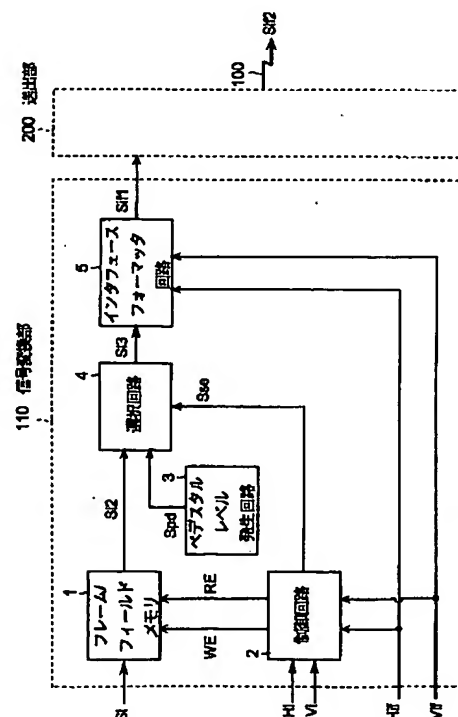
最終頁に続く

(54) 【発明の名称】 映像信号の送信方法および装置ならびに受信方法および装置

(57) 【要約】

【課題】 回路規模の増大や運用の複雑化等を招くことなく各種フォーマットの映像信号の伝送を可能とし、その伝送を受信側でモニタにより直接かつ容易に確認できるようにする。

【解決手段】 予めインタフェース信号のフォーマットを決めておき、例えばインタレース走査の映像信号  $S_i$  を伝送する場合は、制御回路2により映像信号  $S_i$  の映像データをフレーム/フィールドメモリ1に書き込んで読み出すことにより、映像信号  $S_i$  の第1フィールドのアクティブ区間のデータをインタフェース信号の所定フレームの奇数ラインに、第2フィールドのアクティブ区間のデータをインタフェース信号の次のフレームの偶数ラインにそれぞれマッピングする。次に、インタフェース信号のアクティブ区間のうち映像信号  $S_i$  をマッピングしない区間をペデスタルレベルとし、インタフェース信号の伝送フォーマットへのフォーマットングをして伝送路100に送出する。



【特許請求の範囲】

【請求項1】 1フレームが第1および第2フィールドの2フィールドからなるインタレース走査方式の映像信号である第1信号を入力してプログレッシブ走査方式の映像信号である第2信号に変換する信号変換ステップと、

前記第2信号を送出する送出ステップとを備え、  
前記信号変換ステップは、

前記第1信号の第1フィールドの各ラインのアクティブ区間のデータを前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングする第1マッピングステップと、

前記第1信号の第2フィールドの各ラインのアクティブ区間のデータを前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングする第2マッピングステップと、

前記第1および第2マッピングステップにより得られる映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマットステップと、を含むことを特徴とする送信方法。

【請求項2】 前記第1信号は、走査線数が525本であってフレーム周波数が30/1.001Hzであるインタレース走査方式の映像信号であり、

前記第2信号は、走査線数が750本であってフレーム周波数が60/1.001Hzであるプログレッシブ走査方式の信号であることを特徴とする請求項1に記載の送信方法。

【請求項3】 映像信号である第1信号を入力して該第1信号のアクティブ区間よりも大きいアクティブ区間を有する映像信号である第2信号に変換する信号変換ステップと、

前記第2信号を送出する送出ステップとを備え、

前記信号変換ステップは、

前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間にマッピングするマッピングステップと、

前記マッピングステップにより得られる映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマットステップとを含み、

前記フォーマットステップでは、前記第1信号のアクティブ区間のデータがマッピングされる前記第2信号におけるマッピング位置を示す位置情報を補助データとして前記第2信号に付加することを特徴とする送信方法。

【請求項4】 前記信号変換ステップは、前記第2信号におけるアクティブ区間のうち前記第1信号のアクティブ区間のデータがマッピングされる区間以外のアクティブ区間を予め決められた固定レベルに設定する固定レベ

ル設定ステップを更に含むことを特徴とする請求項1または3に記載の送信方法。

【請求項5】 前記固定レベルは前記第2信号のペDESTALレベルであることを特徴とする請求項4に記載の送信方法。

【請求項6】 前記信号変換ステップは、前記マッピング位置を示す位置情報を外部から入力する入力ステップを更に含み、

前記マッピングステップでは、入力された前記位置情報に基づき前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間にマッピングし、

前記フォーマットステップでは、入力された前記位置情報を前記補助データとして前記第2信号に付加することを特徴とする請求項3に記載の送信方法。

【請求項7】 映像信号である第1信号を入力して該第1信号のフレーム周波数よりも高いフレーム周波数を有する映像信号である第2信号に変換する信号変換ステップと、

前記第2信号を送出する送出ステップとを備え、

前記信号変換ステップは、

前記第1信号の本来のフレームのアクティブ区間のデータを前記第2信号の所定フレームのアクティブ区間にマッピングするとともに、前記第1信号のフレームのアクティブ区間のデータの複製により得られる複製フレームのアクティブ区間のデータを前記所定フレーム以外の前記第2信号のフレームのアクティブ区間にマッピングすることにより、前記本来のフレームと前記複製フレームとを合わせたフレームを有する映像信号であってフレーム周波数が前記第2信号のフレーム周波数に等しい映像信号を生成するマッピングステップと、

前記マッピングステップにより得られる前記映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマットステップとを含み、

前記フォーマットステップでは、前記マッピングステップにより得られる前記映像信号の各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを示す識別情報を補助データとして前記第2信号に付加することを特徴とする送信方法。

【請求項8】 1フレームが第1および第2フィールドの2フィールドからなるインタレース走査方式の映像信号である第1信号を入力してプログレッシブ走査方式の信号である第2信号に変換する信号変換手段と、

前記第2信号を送出する送出手段とを備え、

前記信号変換手段は、

前記第1信号のアクティブ区間のデータを一時的に記憶するためのメモリと、

前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマットして

て前記第 2 信号として出力するフォーマッティング回路と、

前記メモリを制御する制御回路とを含み、

前記制御回路は、

前記第 1 信号の水平および垂直タイミング信号である第 1 の水平および垂直タイミング信号、ならびに前記第 2 信号の水平および垂直タイミング信号である第 2 の水平および垂直タイミング信号を外部から入力し、

前記第 1 の水平および垂直タイミング信号に基づき前記第 1 信号のアクティブ区間のデータを前記メモリに書き込み、

前記第 2 の水平および垂直タイミング信号に基づき、前記第 1 信号の第 1 フィールドの各ラインのアクティブ区間のデータを前記第 2 信号の所定フレームの奇数番目のラインのアクティブ区間のデータとして前記メモリから読み出すとともに、前記第 1 信号の第 2 フィールドの各ラインのアクティブ区間のデータを前記第 2 信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間のデータとして前記メモリから読み出すことにより、前記映像信号を前記メモリに出力させることを特徴とする送信装置。

【請求項 9】 前記第 1 信号は、走査線数が 525 本であってフレーム周波数が 30/1.001 Hz であるインタレース走査方式の映像信号であり、

前記第 2 信号は、走査線数が 750 本であってフレーム周波数が 60/1.001 Hz であるプログレッシブ走査方式の信号であることを特徴とする請求項 8 に記載の送信装置。

【請求項 10】 映像信号である第 1 信号を入力して該第 1 信号のアクティブ区間よりも大きいアクティブ区間を有する映像信号である第 2 信号に変換する信号変換手段と、

前記第 2 信号を送出する送出手段とを備え、

前記信号変換手段は、

前記第 1 信号のアクティブ区間のデータを一時的に記憶するためのメモリと、

前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマッティングして前記第 2 信号として出力するフォーマッティング回路と、

前記メモリを制御する制御回路とを含み、

前記制御回路は、

前記第 1 信号の水平および垂直タイミング信号である第 1 の水平および垂直タイミング信号、ならびに前記第 2 信号の水平および垂直タイミング信号である第 2 の水平および垂直タイミング信号を外部から入力し、

前記第 1 の水平および垂直タイミング信号に基づき前記第 1 信号のアクティブ区間のデータを前記メモリに書き込み、

前記第 2 の水平および垂直タイミング信号に基づき前記

第 1 信号のアクティブ区間のデータを前記第 2 信号のアクティブ区間のデータとして前記メモリから読み出し、

前記フォーマッティング回路は、前記第 1 信号のアクティブ区間のデータがマッピングされる第 2 信号のアクティブ区間におけるマッピング位置を示す位置情報を補助データとして前記第 2 信号に付加することを特徴とする送信装置。

【請求項 11】 前記信号変換手段は、

所定の固定レベル信号を発生する固定レベル発生回路と、

前記メモリから出力される前記映像信号と前記固定レベル信号とのいずれかを選択して出力する選択回路とを含み、

前記制御回路は、前記第 2 の水平および垂直タイミング信号に基づき、前記第 2 信号のアクティブ区間のうち前記第 1 信号のデータが前記メモリから読み出される区間では前記選択回路に前記メモリからの前記映像信号を選択させ、前記第 2 信号のアクティブ区間のうち前記第 1 信号のデータが前記メモリから読み出される区間以外のアクティブ区間では前記選択回路に前記固定レベル信号を選択させ、

前記フォーマッティング回路は、前記選択回路から出力される信号を予め決められた伝送フォーマットにフォーマッティングして前記第 2 信号として出力することを特徴とする請求項 8 または 10 に記載の送信装置。

【請求項 12】 前記固定レベル信号は前記第 2 信号のペDESTALレベルを示す信号であることを特徴とする請求項 11 に記載の送信装置。

【請求項 13】 前記信号変換手段は、前記マッピング位置を示す前記位置情報を外部から入力し、

前記制御回路は、入力された前記位置情報に基づき、前記第 1 信号のアクティブ区間のデータを前記第 2 信号のアクティブ区間のうち該位置情報が示す区間のデータとして読み出し、

前記フォーマッティング回路は、入力された前記位置情報を前記補助データとして前記第 2 信号に付加することを特徴とする請求項 10 に記載の送信装置。

【請求項 14】 映像信号である第 1 信号を入力して該第 1 信号のフレーム周波数よりも高いフレーム周波数を有する映像信号である第 2 信号に変換する信号変換手段と、

前記第 2 信号を送出する送出手段とを備え、

前記信号変換手段は、

前記第 1 信号のアクティブ区間のデータを一時的に記憶するためのメモリと、

前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマッティングして前記第 2 信号として出力するフォーマッティング回路と、

前記メモリを制御する制御回路とを含み、  
前記制御回路は、

前記第1信号の水平および垂直タイミング信号である第1の水平および垂直タイミング信号、ならびに前記第2信号の水平および垂直タイミング信号である第2の水平および垂直タイミング信号を外部から入力し、  
前記第1の水平および垂直タイミング信号に基づき前記第1信号のアクティブ区間のデータを前記メモリに書き込み、

前記第2の水平および垂直タイミング信号に基づき、前記第1信号の各フレームのアクティブ区間のデータを前記第2信号のフレーム周波数に応じて繰り返し前記メモリから読み出すことにより、前記第1信号の本来のフレームのアクティブ区間のデータとともに前記第1信号の複製フレームのアクティブ区間のデータが前記第2信号の各フレームのアクティブ区間にマッピングされた信号として前記第2信号のフレーム周波数に等しいフレーム周波数を有する前記映像信号を前記メモリに出力させ、  
前記フォーマッティング回路は、前記メモリから出力される前記映像信号の各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを示す識別情報を補助データとして前記第2信号に付加することを特徴とする送信装置。

【請求項15】 請求項1に記載の送信方法により送信された前記第2信号を受信する受信ステップと、  
前記第2信号から前記第1信号を分離して受信映像信号として出力する信号分離ステップとを備え、  
前記信号分離ステップは、  
前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第1フィールドの各ラインのアクティブ区間のデータとして抽出する第1抽出ステップと、  
前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第2フィールドの各ラインのアクティブ区間のデータとして抽出する第2抽出ステップと、を含むことを特徴とする受信方法。

【請求項16】 請求項3に記載の送信方法により送信された前記第2信号を受信する受信ステップと、  
前記第2信号から前記第1信号を分離して受信映像信号として出力する信号分離ステップとを備え、  
前記信号分離ステップは、  
前記第2信号に付加されている補助データから前記マッピング位置を示す位置情報を抽出する位置情報抽出ステップと、  
前記位置情報に基づき、前記第2信号のアクティブ区間にマッピングされている前記第1信号のデータを前記受

信映像信号のアクティブ区間のデータとして抽出する映像情報抽出ステップと、を含むことを特徴とする受信方法。

【請求項17】 請求項7に記載の送信方法により送信された前記第2信号を受信する受信ステップと、  
前記第2信号から前記第1信号のデータを分離し、該データに基づき、予め設定された出力フレーム周波数の映像信号を出力する信号分離ステップとを備え、  
前記信号分離ステップは、  
前記第2信号に付加されている補助データから、前記第2信号における各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを示す識別情報を抽出する識別情報抽出ステップと、  
前記第2信号の各フレームのうち前記識別情報に基づき前記出力フレーム周波数に応じて選択されるフレームのアクティブ区間のデータを、前記出力フレーム周波数の前記映像信号のアクティブ区間のデータとして抽出する映像情報抽出ステップと、を含むことを特徴とする受信方法。

【請求項18】、請求項1に記載の送信方法により送信された前記第2信号を受信する受信手段と、  
前記第2信号から前記第1信号を分離し受信映像信号として出力する信号分離手段とを備え、  
前記信号分離手段は、  
前記第2信号から水平および垂直タイミング信号を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマッタ回路と、  
前記デフォーマッタ回路が出力する前記データを一時的に記憶するためのメモリと、  
前記メモリを制御する制御回路とを含み、  
前記制御回路は、  
前記デフォーマッタ回路が抽出する前記水平および垂直タイミング信号に基づき、前記デフォーマッタ回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第1フィールドの各ラインのアクティブ区間のデータとして前記メモリから読み出し、前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第2フィールドの各ラインのアクティブ区間のデータとして前記メモリから読み出すことを特徴とする受信装置。

【請求項19】 請求項3に記載の送信方法により送信された前記第2信号を受信する受信手段と、  
前記第2信号から前記第1信号を分離し受信映像信号として出力する信号分離手段とを備え、  
前記信号分離手段は、



前記第2信号から水平および垂直タイミング信号を抽出し、前記第2信号に付加されている補助データから前記マッピング位置を示す位置情報を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマット回路と、

前記デフォーマット回路が出力する前記データを一時的に記憶するためのメモリと、

前記メモリを制御する制御回路とを含み、

前記制御回路は、

前記デフォーマット回路が抽出する前記水平および垂直タイミング信号と前記位置情報とに基づき、前記デフォーマット回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号のアクティブ区間にマッピングされている前記第1信号のデータを前記受信映像信号のアクティブ区間のデータとして前記メモリから読み出すことを特徴とする受信装置。

【請求項20】 請求項7に記載の送信方法により送信された前記第2信号を受信する受信手段と、

前記第2信号から前記第1信号のデータを分離し、該データに基づき、予め設定された出力フレーム周波数の映像信号を出力する信号分離手段とを備え、

前記信号分離手段は、

前記第2信号から水平および垂直タイミング信号を抽出し、前記第2信号に付加されている補助データから前記識別情報を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマット回路と、

前記デフォーマット回路が出力する前記データを一時的に記憶するためのメモリと、

前記メモリを制御する制御回路とを含み、

前記制御回路は、前記デフォーマット回路が抽出する前記水平および垂直タイミング信号に基づき、前記デフォーマット回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号の各フレームのうち前記識別情報に基づき前記出力フレーム周波数に応じて選択されるフレームのアクティブ区間のデータを前記メモリから読み出すことにより、前記出力フレーム周波数の映像信号を前記メモリに出力させることを特徴とする受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放送局スタジオ内で使用される各種フォーマットの映像信号をHDTV(High Definition Television)信号のインタフェース信号にマッピングして伝送するための送信方法および装置ならびに受信方法および装置に関する。

【0002】

【従来の技術】 放送局スタジオ内で使用される映像信号の各種フォーマットは、SMPTE 259M規格、SMPTE 292M規格、SMPTE 294M規格等のスタ

ジオデジタルインタフェース規格において規定されている。これらの規格に規定されている通り、放送局スタジオ内では、フレーム周波数が同一で有効ライン数が異なる方式、すなわち、(1) 走査線数525本、フレーム周波数30/1.001Hz、インタレース走査の480/60I方式(以下「480/60I」という)や、(2) 走査線数525本、有効ライン数483本、フレーム周波数60/1.001Hz、プログレッシブ走査の480/60P方式(以下「480/60P」という)や、(3) 走査線数1125本、有効ライン数1080本、フレーム周波数30/1.001Hz、インタレース走査の1080/60I方式(以下「1080/60I」という)や、(4) 走査線数750本、有効ライン数720本、フレーム周波数60/1.001Hz、プログレッシブ走査の720/60P方式(以下「720/60P」という)等が使用されている。また、有効ライン数や1ライン当たりの有効サンプル数が同一でフレーム周波数が異なる方式、すなわち、(1) 有効ライン数1080本、フレーム周波数24/1.001Hz、プログレッシブ走査の1080/24P方式(以下「1080/24P」という)や、(2) 有効ライン数1080本、フレーム周波数30/1.001Hz、プログレッシブ走査の1080/30P方式(以下「1080/30P」という)等、がSMPTE等で規格化され使用されている。

【0003】

【発明が解決しようとする課題】 しかしながら、上記各種フォーマットの伝送速度は、480/60I方式の場合で270Mbps、480/60P方式の場合で540Mbps(例えば270Mbpsを2本で伝送する)、1080/60Iおよび720/60P方式では1.485/1.001Gbpsというように、それぞれ異なる。このようにフォーマット毎に伝送速度が異なるため、複数のフォーマットを扱う場合、各フォーマットに対応した送信装置および受信装置がそれぞれ必要となり、回路規模およびコストが増加し、運用も複雑になる。

【0004】 また、フレーム周波数が24/1.001Hzや30/1.001Hz等の映像信号は、水平ランキング期間を拡張し、有効ライン数や1ライン当たりの有効サンプル数が同じであるフレーム周波数60/1.001Hzの映像方式と同一の伝送速度にして伝送される。この場合、フレーム周波数が24/1.001Hzおよび30/1.001Hzである映像信号を表示可能なモニタは現在ほとんどないため、フレーム周波数が24/1.001Hzや30/1.001Hz等の映像信号の伝送は可能であるが、これらの映像信号を直接モニタに表示することができない。そのため、どのような映像信号が伝送されているのかを確認することは非常に困難であった。

【0005】そこで本発明は、回路規模およびコストの増大や運用の複雑化を招くことなく、伝送速度の異なる各種フォーマットの映像信号を扱うことを可能にするとともに、それら各種フォーマットの映像信号の伝送をモニタにより直接かつ容易に確認できるようにした、映像信号の送信方法および装置ならびに受信方法および装置を提供することを目的とする。

【0006】

【課題を解決するための手段および発明の効果】第1の発明は、映像信号を送信するための送信方法であって、1フレームが第1および第2フィールドの2フィールドからなるインタレース走査方式の映像信号である第1信号を入力してプログレッシブ走査方式の映像信号である第2信号に変換する信号変換ステップと、前記第2信号を送出する送出ステップとを備え、前記信号変換ステップは、前記第1信号の第1フィールドの各ラインのアクティブ区間のデータを前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングする第1マッピングステップと、前記第1信号の第2フィールドの各ラインのアクティブ区間のデータを前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングする第2マッピングステップと、前記第1および第2マッピングステップにより得られる映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマットステップと、を含むことを特徴とする。

【0007】このような第1の発明によれば、インタレース走査方式の映像信号である第1信号が予め決められた伝送フォーマットのプログレッシブ走査方式の第2信号にマッピングされて伝送されるため、その第2信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、第2信号と異なるフォーマットのインタレース走査方式の映像信号を、その映像信号のフォーマットに対応した伝送手段を別途必要とすることなく、伝送することができる。しかも、第1信号の第1フィールドのデータが第2信号の所定フレームの奇数番目のラインにマッピングされ、第1信号の第2フィールドのデータが第2信号の次のフレームの偶数番目のラインにマッピングされるため、受信側において、第2信号を用いてモニタに映像を表示した場合、第1信号による映像が、インタレース走査とプログレッシブ走査の違いによるフリッカーを生じさせることなく、良好に表示される。これにより、第2信号にマッピングされた映像信号（第1信号）の伝送を直接にかつ容易に確認することができる。

【0008】第2の発明は、第1の発明において、前記第1信号は、走査線数が525本であってフレーム周波数が30/1.001Hzであるインタレース走査方式の映像信号であり、前記第2信号は、走査線数が750本であってフレーム周波数が60/1.001Hzであ

るプログレッシブ走査方式の信号であることを特徴とする。

【0009】第3の発明は、映像信号を送信するための送信方法であって、映像信号である第1信号を入力して該第1信号のアクティブ区間よりも大きいアクティブ区間を有する映像信号である第2信号に変換する信号変換ステップと、前記第2信号を送出する送出ステップとを備え、前記信号変換ステップは、前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間にマッピングするマッピングステップと、前記マッピングステップにより得られる映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマットステップとを含み、前記フォーマットステップでは、前記第1信号のアクティブ区間のデータがマッピングされる前記第2信号におけるマッピング位置を示す位置情報を補助データとして前記第2信号に付加することを特徴とする。

【0010】このような第3の発明によれば、映像信号である第1信号のアクティブ区間のデータが第2信号の大きいアクティブ区間にマッピングされて伝送されるため、第2信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、第2信号よりもアクティブ区間の小さい映像信号を、その映像信号のフォーマットに対応した伝送手段を別途必要とすることなく、伝送することができる。しかも、受信側において、第2信号に補助データとして付加された位置情報であるマッピング位置を示す情報に基づき、第2信号を用いて、それにマッピングされた第1信号による映像をモニタの画面に表示することができる。このとき、補助データとして第2信号に付加されるマッピング位置の情報を送信側で適切に設定しておくことにより、第1信号の示す映像をモニタ画面の中央部などの見やすい位置に表示することができる。このため、第2信号を用いてモニタに映像を表示することにより、第2信号にマッピングされたアクティブ区間の小さい映像信号（第1信号）の伝送を直接にかつ容易に確認することができる。

【0011】第4の発明は、第1または第3の発明において、前記信号変換ステップは、前記第2信号におけるアクティブ区間のうち前記第1信号のアクティブ区間のデータがマッピングされる区間以外のアクティブ区間を予め決められた固定レベルに設定する固定レベル設定ステップを更に含むことを特徴とする。

【0012】このような第4の発明によれば、第2信号のアクティブ区間のうち第1信号のデータがマッピングされない区間に対し固定レベルが設定されるため、受信側において、第2信号を用いて、それにマッピングされた第1信号による映像をモニタの画面に良好に表示することができる。

【0013】第5の発明は、第4の発明において、前記固定レベルは前記第2信号のペダスタルレベルであるこ

とを特徴とする。

【0014】このような第5の発明によれば、第2信号のアクティブ区間のうち第1信号のデータがマッピングされない区間に対し第2信号のペダスタルレベルが設定されるため、受信側において、第2信号を用いて、それにマッピングされた第1信号による映像をモニタの画面に良好に表示することができる。

【0015】第6の発明は、第3の発明において、前記信号変換ステップは、前記マッピング位置を示す位置情報を外部から入力する入力ステップを更に含み、前記マッピングステップでは、入力された前記位置情報に基づき前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間にマッピングし、前記フォーマッティングステップでは、入力された前記位置情報を前記補助データとして前記第2信号に付加することを特徴とする。

【0016】このような第6の発明によれば、外部から入力される位置情報に基づき第1信号のアクティブ区間のデータが第2信号のアクティブ区間にマッピングされるため、第2信号を用いて映像を表示した場合における画面上の映像の表示位置を任意に設定することができる。

【0017】第7の発明は、映像信号を送信するための送信方法であって、映像信号である第1信号を入力して該第1信号のフレーム周波数よりも高いフレーム周波数を有する映像信号である第2信号に変換する信号変換ステップと、前記第2信号を送出する送出ステップとを備え、前記信号変換ステップは、前記第1信号の本来のフレームのアクティブ区間のデータを前記第2信号の所定フレームのアクティブ区間にマッピングするとともに、前記第1信号のフレームのアクティブ区間のデータの複製により得られる複製フレームのアクティブ区間のデータを前記所定フレーム以外の前記第2信号のフレームのアクティブ区間にマッピングすることにより、前記本来のフレームと前記複製フレームとを合わせたフレームを有する映像信号であってフレーム周波数が前記第2信号のフレーム周波数に等しい映像信号を生成するマッピングステップと、前記マッピングステップにより得られる前記映像信号を予め決められた伝送フォーマットにフォーマッティングして前記第2信号として出力するフォーマッティングステップとを含み、前記フォーマッティングステップでは、前記マッピングステップにより得られる前記映像信号の各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを示す識別情報を補助データとして前記第2信号に付加することを特徴とする。

【0018】このような第7の発明によれば、予め決められた伝送フォーマットの第2信号のフレーム周波数よりも低いフレーム周波数の映像信号である第1信号が第

2信号にマッピングして伝送されるため、その第2信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、フレーム周波数の低い映像信号のフォーマットに対応した伝送手段を別途必要とすることなく、その映像信号を伝送することができる。しかも、第1信号が第2信号にマッピングされる際に第1信号の本来のフレームの間に複製フレームが適切に挿入されるため、受信側において、第2信号を用いて第1信号の示す映像をモニタに良好に表示することができる。これにより、第2信号にマッピングされたフレーム周波数の低い映像信号（第1信号）の伝送を直接にかつ容易に確認することができる。また、第2信号の各フレームにつき第1信号の本来のフレームと複製フレームのいずれがマッピングされているかを示す識別情報が第2信号に補助データとして付加されるため、受信側では、この識別情報を用いて第2信号から第1信号を取り出すことができる。

【0019】第8の発明は、映像信号を送信するための送信装置であって、1フレームが第1および第2フィールドの2フィールドからなるインタレース走査方式の映像信号である第1信号を入力してプログレッシブ走査方式の信号である第2信号に変換する信号変換手段と、前記第2信号を送出する送出手段とを備え、前記信号変換手段は、前記第1信号のアクティブ区間のデータを一時的に記憶するためのメモリと、前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマッティングして前記第2信号として出力するフォーマッティング回路と、前記メモリを制御する制御回路とを含み、前記制御回路は、前記第1信号の水平および垂直タイミング信号である第1の水平および垂直タイミング信号、ならびに前記第2信号の水平および垂直タイミング信号である第2の水平および垂直タイミング信号を外部から入力し、前記第1の水平および垂直タイミング信号に基づき前記第1信号のアクティブ区間のデータを前記メモリに書き込み、前記第2の水平および垂直タイミング信号に基づき、前記第1信号の第1フィールドの各ラインのアクティブ区間のデータを前記第2信号の所定フレームの奇数番目のラインのアクティブ区間のデータとして前記メモリから読み出すとともに、前記第1信号の第2フィールドの各ラインのアクティブ区間のデータを前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間のデータとして前記メモリから読み出すことにより、前記映像信号を前記メモリに出力させることを特徴とする。

【0020】このような第8の発明の送信装置によれば、第1の発明の送信方法により、インタレース走査方式の映像信号をプログレッシブ走査方式の信号にマッピングして送信することができる。

【0021】第9の発明は、第8の発明において、前記第1信号は、走査線数が525本であってフレーム周波

数が30/1.001Hzであるインタレース走査方式の映像信号であり、前記第2信号は、走査線数が750本であってフレーム周波数が60/1.001Hzであるプログレッシブ走査方式の信号であることを特徴とする。

【0022】第10の発明は、映像信号を送信するための送信装置であって、映像信号である第1信号を入力して該第1信号のアクティブ区間よりも大きいアクティブ区間を有する映像信号である第2信号に変換する信号変換手段と、前記第2信号を送出する送出手段とを備え、前記信号変換手段は、前記第1信号のアクティブ区間のデータを一時的に記憶するためのメモリと、前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマット回路と、前記メモリを制御する制御回路とを含み、前記制御回路は、前記第1信号の水平および垂直タイミング信号である第1の水平および垂直タイミング信号、ならびに前記第2信号の水平および垂直タイミング信号である第2の水平および垂直タイミング信号を外部から入力し、前記第1の水平および垂直タイミング信号に基づき前記第1信号のアクティブ区間のデータを前記メモリに書き込み、前記第2の水平および垂直タイミング信号に基づき前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間内のデータとして前記メモリから読み出し、前記フォーマット回路は、前記第1信号のアクティブ区間のデータがマッピングされる第2信号のアクティブ区間におけるマッピング位置を示す位置情報を補助データとして前記第2信号に付加することを特徴とする。

【0023】このような第10の発明の送信装置によれば、第3の発明の送信方法により、アクティブ区間の小さい映像信号をアクティブ区間の大きい信号にマッピングして送信することができる。

【0024】第11の発明は、第8または第10の発明において、前記信号変換手段は、所定の固定レベル信号を発生する固定レベル発生回路と、前記メモリから出力される前記映像信号と前記固定レベル信号とのいずれかを選択して出力する選択回路とを更に含み、前記制御回路は、前記第2の水平および垂直タイミング信号に基づき、前記第2信号のアクティブ区間のうち前記第1信号のデータが前記メモリから読み出される区間では前記選択回路に前記メモリからの前記映像信号を選択させ、前記第2信号のアクティブ区間のうち前記第1信号のデータが前記メモリから読み出される区間以外のアクティブ区間では前記選択回路に前記固定レベル信号を選択させ、前記フォーマット回路は、前記選択回路から出力される信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力することを特徴とする。

【0025】このような第11の発明によれば、第4の

発明と同様、第2信号のアクティブ区間のうち第1信号のデータがマッピングされない区間に対し固定レベルが設定されるため、受信側において、第2信号を用いて、それにマッピングされた第1信号による映像をモニタの画面に良好に表示することができる。

【0026】第12の発明は、第11の発明において、前記固定レベル信号は前記第2信号のペダスタルレベルを示す信号であることを特徴とする。

【0027】第13の発明は、第10の発明において、前記信号変換手段は、前記マッピング位置を示す前記位置情報を外部から入力し、前記制御回路は、入力された前記位置情報に基づき、前記第1信号のアクティブ区間のデータを前記第2信号のアクティブ区間のうち該位置情報が示す区間のデータとして読み出し、前記フォーマット回路は、入力された前記位置情報を前記補助データとして前記第2信号に付加することを特徴とする。

【0028】第14の発明は、映像信号を送信するための送信装置であって、映像信号である第1信号を入力して該第1信号のフレーム周波数よりも高いフレーム周波数を有する映像信号である第2信号に変換する信号変換手段と、前記第2信号を送出する送出手段とを備え、前記信号変換手段は、前記第1信号のアクティブ区間のデータを一時的に記憶するためのメモリと、前記メモリから読み出されるデータを示す映像信号を予め決められた伝送フォーマットにフォーマットして前記第2信号として出力するフォーマット回路と、前記メモリを制御する制御回路とを含み、前記制御回路は、前記第1信号の水平および垂直タイミング信号である第1の水平および垂直タイミング信号、ならびに前記第2信号の水平および垂直タイミング信号である第2の水平および垂直タイミング信号を外部から入力し、前記第1の水平および垂直タイミング信号に基づき前記第1信号のアクティブ区間のデータを前記メモリに書き込み、前記第2の水平および垂直タイミング信号に基づき、前記第1信号の各フレームのアクティブ区間のデータを前記第2信号のフレーム周波数に応じて繰り返し前記メモリから読み出すことにより、前記第1信号の本来のフレームのアクティブ区間のデータとともに前記第1信号の複製フレームのアクティブ区間のデータが前記第2信号の各フレームのアクティブ区間にマッピングされた信号として前記第2信号のフレーム周波数に等しいフレーム周波数を有する前記映像信号を前記メモリに出力させ、前記フォーマット回路は、前記メモリから出力される前記映像信号の各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを示す識別情報を補助データとして前記第2信号に付加することを特徴とする。

【0029】このような第14の発明の送信装置によれば

ば、第7の発明の送信方法により、フレーム周波数の低い映像信号をフレーム周波数の高い信号にマッピングして送信することができる。

【0030】第15の発明は、映像信号を受信するための受信方法であって、請求項1に記載の送信方法により送信された前記第2信号を受信する受信ステップと、前記第2信号から前記第1信号を分離して受信映像信号として出力する信号分離ステップとを備え、前記信号分離ステップは、前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第1フィールドの各ラインのアクティブ区間のデータとして抽出する第1抽出ステップと、前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第2フィールドの各ラインのアクティブ区間のデータとして抽出する第2抽出ステップと、を含むことを特徴とする。

【0031】このような第15の発明によれば、インタレース走査方式の映像信号である第1信号がマッピングされているプログレッシブ走査方式の第2信号を受信し、受信した第2信号から第1信号を取り出すことができる。

【0032】第16の発明は、映像信号を受信するための受信方法であって、請求項3に記載の送信方法により送信された前記第2信号を受信する受信ステップと、前記第2信号から前記第1信号を分離して受信映像信号として出力する信号分離ステップとを備え、前記信号分離ステップは、前記第2信号に付加されている補助データから前記マッピング位置を示す位置情報を抽出する位置情報抽出ステップと、前記位置情報に基づき、前記第2信号のアクティブ区間にマッピングされている前記第1信号のデータを前記受信映像信号のアクティブ区間のデータとして抽出する映像情報抽出ステップと、を含むことを特徴とする。

【0033】このような第16の発明によれば、アクティブ区間の小さい映像信号である第1信号がマッピングされているアクティブ区間の大きい第2信号を受信し、受信した第2信号から第1信号を取り出すことができる。

【0034】第17の発明は、映像信号を受信するための受信方法であって、請求項7に記載の送信方法により送信された前記第2信号を受信する受信ステップと、前記第2信号から前記第1信号のデータを分離し、該データに基づき、予め設定された出力フレーム周波数の映像信号を出力する信号分離ステップとを備え、前記信号分離ステップは、前記第2信号に付加されている補助データから、前記第2信号における各フレームにつき前記第1信号の本来のフレームのデータがマッピングされているか複製フレームのデータがマッピングされているかを

示す識別情報を抽出する識別情報抽出ステップと、前記第2信号の各フレームのうち前記識別情報に基づき前記出力フレーム周波数に応じて選択されるフレームのアクティブ区間のデータを、前記出力フレーム周波数の前記映像信号のアクティブ区間のデータとして抽出する映像情報抽出ステップと、を含むことを特徴とする。

【0035】このような第17の発明によれば、フレーム周波数の低い映像信号である第1信号がマッピングされているフレーム周波数の高い第2信号を受信し、受信した第2信号から、第1信号のデータにより構成される映像信号であって予め設定された出力フレーム周波数を有する映像信号を取り出すことができる。なお、出力フレーム周波数を第1信号のフレーム周波数に設定した場合には、受信した第2信号から第1信号を取り出すことができる。

【0036】第18の発明は、映像信号を受信するための受信装置であって、請求項1に記載の送信方法により送信された前記第2信号を受信する受信手段と、前記第2信号から前記第1信号を分離し受信映像信号として出力する信号分離手段とを備え、前記信号分離手段は、前記第2信号から水平および垂直タイミング信号を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマッタ回路と、前記デフォーマッタ回路が出力する前記データを一時的に記憶するためのメモリと、前記メモリを制御する制御回路とを含み、前記制御回路は、前記デフォーマッタ回路が抽出する前記水平および垂直タイミング信号に基づき、前記デフォーマッタ回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号の所定フレームの奇数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第1フィールドの各ラインのアクティブ区間のデータとして前記メモリから読み出し、前記第2信号の前記所定フレームの次のフレームの偶数番目のラインのアクティブ区間にマッピングされている前記第1信号のデータを、前記受信映像信号の第2フィールドの各ラインのアクティブ区間のデータとして前記メモリから読み出すことを特徴とする。

【0037】このような第18の発明の受信装置によれば、第15の発明の受信方法により、インタレース走査方式の映像信号である第1信号がマッピングされているプログレッシブ走査方式の第2信号を受信し、受信した第2信号から第1信号を取り出すことができる。

【0038】第19の発明は、映像信号を受信するための受信装置であって、請求項3に記載の送信方法により送信された前記第2信号を受信する受信手段と、前記第2信号から前記第1信号を分離し受信映像信号として出力する信号分離手段とを備え、前記信号分離手段は、前記第2信号から水平および垂直タイミング信号を抽出し、前記第2信号に付加されている補助データから前記

マッピング位置を示す位置情報を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマッタ回路と、前記デフォーマッタ回路が出力する前記データを一時的に記憶するためのメモリと、前記メモリを制御する制御回路とを含み、前記制御回路は、前記デフォーマッタ回路が抽出する前記水平および垂直タイミング信号と前記位置情報とに基づき、前記デフォーマッタ回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号のアクティブ区間にマッピングされている前記第1信号のデータを前記受信映像信号のアクティブ区間のデータとして前記メモリから読み出すことを特徴とする。

【0039】このような第19の発明の受信装置によれば、第16の発明の受信方法により、アクティブ区間の小さい映像信号である第1信号がマッピングされているアクティブ区間の大きい第2信号を受信し、受信した第2信号から第1信号を取り出すことができる。

【0040】第20の発明は、映像信号を受信するための受信装置であって、請求項7に記載の送信方法により送信された前記第2信号を受信する受信手段と、前記第2信号から前記第1信号のデータを分離し、該データに基づき、予め設定された出力フレーム周波数の映像信号を出力する信号分離手段とを備え、前記信号分離手段は、前記第2信号から水平および垂直タイミング信号を抽出し、前記第2信号に付加されている補助データから前記識別情報を抽出するとともに、前記第2信号からアクティブ区間のデータを取り出して出力するデフォーマッタ回路と、前記デフォーマッタ回路が出力する前記データを一時的に記憶するためのメモリと、前記メモリを制御する制御回路とを含み、前記制御回路は、前記デフォーマッタ回路が抽出する前記水平および垂直タイミング信号に基づき、前記デフォーマッタ回路が出力する前記第2信号のアクティブ区間のデータを前記メモリに書き込み、前記第2信号の各フレームのうち前記識別情報に基づき前記出力フレーム周波数に応じて選択されるフレームのアクティブ区間のデータを前記メモリから読み出すことにより、前記出力フレーム周波数の映像信号を前記メモリに出力させることを特徴とする。

【0041】このような第20の発明の受信装置によれば、第17の発明の受信方法により、フレーム周波数の低い映像信号である第1信号がマッピングされているフレーム周波数の高い第2信号を受信し、受信した第2信号から、第1信号のアクティブ区間のデータにより構成される映像信号であって予め設定された出力フレーム周波数を有する映像信号を取り出すことができる。

【0042】

【発明の実施の形態】本発明では、送信装置に入力される所定フォーマットの映像信号を予め決められた伝送フォーマットの映像信号であるインタフェース信号として送信し、受信装置ではそのインタフェース信号から映像

信号を取り出して元のフォーマットの映像信号として出力する。以下、このような本発明の各種実施形態について添付図面を参照して説明する。

【0043】<1. 第1の実施形態>

<1.1 第1の実施形態の送信装置>まず、本発明の第1の実施形態として本発明の第1の送信方法によりインタレース走査方式の映像信号を送信する送信装置について説明する。この送信装置は、データ量の少ないインタレース走査の映像信号である入力映像信号をデータ量の多いプログレッシブ走査方式の映像信号であるインタフェース信号にマッピングして送信する送信装置であって、入力映像信号のフィールド周波数とインタフェース信号のフレーム周波数とが同一であることを前提としている。

【0044】図1は、本実施形態の送信装置の構成を示すブロック図である。この送信装置は、信号変換部110と送出部200とから成り、信号変換部110は入力映像信号Siをインタフェース信号Sif1に変換し、送出部200は信号変換部110で得られたインタフェース信号Sif1を伝送路100に信号Sif2として送出する。

【0045】本実施形態の送信装置における信号変換部110は、フレーム/フィールドメモリ1と、制御回路2と、ペDESTALレベル発生回路3と、選択回路4と、インタフェースフォーマッタ回路5とを備えている。フレーム/フィールドメモリ1は、インタレース走査方式の入力映像信号Siのアクティブ区間のデータを一時的に記憶する。制御回路2は、外部から入力映像信号Siの水平タイミング信号Hiおよび垂直タイミング信号Viとインタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifとを受け取り、フィールド/フレームメモリ1を制御するための書込制御信号WEおよび読出制御信号REを生成するとともに、選択回路4を制御する選択信号Sseを生成する。ペDESTALレベル発生回路3は、インタフェース信号におけるペDESTALレベルの信号Spdを発生する。選択回路4は、フレーム/フィールドメモリ1から読み出された映像データを示す映像信号（以下「第2映像信号Si2」という）とペDESTALレベルの信号Spdのいずれかを選択信号Sselに基づいて選択し、選択した信号を第3映像信号Si3として出力する。インタフェースフォーマッタ回路5は、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifにしたがって、第3映像信号Si3のフォーマットをインタフェース信号の伝送フォーマットに変換することにより、入力映像信号Siの映像データを含むインタフェース信号Sif1を生成する。

【0046】上記のように構成された本実施形態の送信装置は、以下に述べる送信方法により映像信号を送信する。



【0047】480/60I方式の伝送速度は270Mbpsであって、720/60P方式や1080/60I方式の伝送速度は1.485/1.001Mbpsであり、現在使用されている伝送速度のうちで最も高くかつ広く使われている伝送速度は1.485/1.001Mbpsである。そこで以下では、480/60I方式の入力映像信号Siを720/60P方式のインタフェース信号にマッピングして送信する場合の送信方法について説明する。

【0048】図2は、480/60I方式の入力映像信号Siのフォーマットを示す図である。この480/60I方式の映像信号Siを720/60P方式のインタフェース信号にマッピングして伝送した場合、受信側において、720/60P方式上にマッピングされた480/60I方式の映像信号による映像を受信側で直接720/60P方式によりモニタに表示して確認できることが望ましい。このため、480/60I方式の各フィールド内の映像データすなわちアクティブ区間のデータを720/60P方式の各フレーム内のアクティブ区間にマッピングする際に、480/60I方式の1ライン中のアクティブ区間のデータを720/60P方式の1ライン内のアクティブ区間にライン毎に順番にマッピングしていく。このとき480/60I方式の輝度信号Y系列は720/60P方式の輝度信号Y系列に、色差信号Pb/Pr系列は色差信号Pb/Pr系列にマッピングする。ところで、このとき、例えばインタレース走査方式である480/60I方式の映像信号のアクティブ区間の開始ラインであるライン20の映像データ(480/60I方式のライン20の映像データ)を、プログレッシブ走査である720/60P方式のインタフェース信号のアクティブ区間の開始ラインであるライン26のアクティブ区間(720/60P方式のライン26のアクティブ区間)にマッピングし、次に480/60I方式のライン21の映像データを720/60P方式のライン27のアクティブ区間にマッピングするという具合に、480/60I方式の各ラインの映像データを720/60P方式のアクティブ区間の各ラインに順番にマッピングすることが考えられる。しかし、この場合、720/60P方式のインタフェース信号にマッピングされた480/60I方式の映像信号を受信側で直接720/60P方式によりモニタに表示すると、インタレース走査とプログレッシブ走査の違いよりフリッカーが生じて映像が良好に表示されず、映像の伝送を適切に確認できないおそれがある。

【0049】そこで本実施形態では、480/60I方式の映像信号Siのアクティブ区間のデータを720/60P方式のインタフェース信号のアクティブ区間に図3に示すようにマッピングし、図4に示すようなインタフェース信号を得る。すなわち、まず、480/60I方式の映像信号Siの第1フィールドのアクティブ区間

の各データを、720/60P方式のインタフェース信号の或るフレームの奇数ラインのアクティブ区間にマッピングする。480/60I方式の映像信号のアクティブ区間のデータをマッピングした区間以外の720/60P方式のインタフェース信号のアクティブ区間に対しては、輝度信号Y系列が10ビットで表現される場合には「64」(16進数で「040h」)、多重された色差信号Pb/Pr系列が10ビットで表現される場合には「512」(16進数で「200h」)のペダスタルレベルを設定する。次に、480/60I方式の映像信号Siの第2フィールドのアクティブ区間の各データを、720/60P方式のインタフェース信号の次のフレームの偶数ラインのアクティブ区間にマッピングする。480/60I方式の映像信号をマッピングした区間以外の720/60P方式のアクティブ区間に対しては、720/60P方式のインタフェース信号の一つ前のフレームの場合の処理と同様にペダスタルレベルを設定する。

【0050】上記のように480/60I方式の映像信号Siを720/60P方式のインタフェース信号にマッピングするために、本実施形態の送信装置では、信号変換部110が以下のように動作する。まず、制御回路2が、入力映像信号Siにおける水平タイミング信号Hiおよび垂直タイミング信号Viに基づき、図5(a)に示す480/60I方式の映像信号Siに対して図5(b)に示すような書込制御信号WEを生成する。すなわち、書込制御信号WEは、入力映像信号Siの第1フィールドについては、ライン20～ライン263の各ラインにおけるアクティブ区間でHレベル(ハイレベル)となり、それ以外の区間でLレベル(ローレベル)となる。また、書込制御信号WEは、入力映像信号Siの第2フィールドについては、ライン283～ライン525の各ラインにおけるアクティブ区間でHレベルとなり、それ以外の区間でLレベルとなる。フレーム/フィールドメモリ1は、この書込制御信号WEに基づき、480/60I方式の入力映像信号Siのアクティブ区間のデータを取り込んで記憶する。

【0051】また、制御回路2は、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifに基づき、図6(a)、図7(a)に示す720/60P方式のインタフェース信号に対して図6

(b)、図7(b)にそれぞれ示すような読出制御信号REを生成する。ここで、図6は、入力映像信号Siの第1フィールドのデータの読み出しによる映像信号のマッピング動作を示すタイミングチャートであり、図7は、入力映像信号Siの第2フィールドのデータの読み出しによる映像信号のマッピング動作を示すタイミングチャートである。フレーム/フィールドメモリ1は、読出制御信号REに基づき、480/60I方式の入力映像信号Siのアクティブ区間のデータを第2映像信号S

i2として出力する。すなわち、読出制御信号REは、インタフェース信号における一つ置きのラインのアクティブ区間のうち入力映像信号Siにおけるアクティブ区間に対応する期間だけHレベルとなり、読出制御信号REがHレベルとなる毎に、フレーム/フィールドメモリ1から入力映像信号Siの各ラインのアクティブ区間のデータが順次読み出される。この読み出し動作においてフレーム/フィールドメモリ1は、入力映像信号Siの第1フィールドのアクティブ区間のデータをインタフェース信号の或るフレームにおける奇数ラインのアクティブ区間に出力し、入力映像信号Siの第2フィールドのアクティブ区間のデータをインタフェース信号の次のフレームにおける偶数ラインのアクティブ区間に出力する。具体的には、図4からわかるように、入力映像信号Siの第1フィールドについては、入力映像信号Siのライン20のアクティブ区間のデータをインタフェース信号のライン27のアクティブ区間に出力し、入力映像信号Siのライン21のアクティブ区間のデータをインタフェース信号のライン29のアクティブ区間に出力する。入力映像信号Siのライン22以降の各ラインのアクティブ区間のデータについても同様にしてインタフェース信号の対応するラインのアクティブ区間に出力し、入力映像信号Siのライン263のアクティブ区間のデータをインタフェース信号のライン513のアクティブ区間に出力すると、第1フィールドの1回分の出力を終了する。また、入力映像信号Siの第2フィールドについては、入力映像信号Siのライン283のアクティブ区間のデータをインタフェース信号の次のフレームにおけるライン26のアクティブ区間に出力し、入力映像信号Siのライン284のアクティブ区間のデータをインタフェース信号の次のフレームにおけるライン28のアクティブ区間に出力する。入力映像信号Siのライン285以降の各ラインのアクティブ区間のデータについても同様にしてインタフェース信号の次のフレームにおける対応するラインのアクティブ区間に出力し、入力映像信号Siのライン525のアクティブ区間のデータをインタフェース信号の次のフレームにおけるライン510のアクティブ区間に出力すると、第2フィールドの1回分の出力を終了する。

【0052】制御回路2は、上記の書込制御信号WEおよび読出制御信号REに加えて、選択信号Sseを、インタフェース信号における水平タイミング信号Hiおよび垂直タイミング信号Viに基づいて生成する。この選択信号Sseは、図6(c)および図7(c)に示すように、インタフェース信号におけるアクティブ区間のうちフレーム/フィールドメモリ1から入力映像信号のデータが読み出されない期間すなわちアクティブ期間のうち読出制御信号REがLレベルとなる期間においてHレベルとなり、それ以外の期間においてLレベルとなる。選択回路4は、この選択信号Sseに基づき、フレーム/フ

ィールドメモリ1から出力される第2映像信号Si2とペデスタルレベル発生回路3から出力されるペデスタルレベルの信号Spdのうちのいずれか一方を選択し、選択した信号を第3映像信号Si3として出力する。すなわち選択回路4は、第3映像信号Si3として、選択信号SseがLレベルのときは第2映像信号Si2を出力し、選択信号SseがHレベルのときはペデスタルレベルの信号Spdを出力する。

【0053】上記のようにして480/60I方式の入力映像信号Siが720/60Pの信号にマッピングされた第3映像信号Si3(図6(d)および図7(d))が得られ、この第3映像信号Si3はインタフェース回路5に入力される。インタフェースフォーマット回路5は、公知の回路であって、第3映像信号Si3に対し、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifに基づき、予め決められた伝送フォーマットにフォーマットを行う。本実施形態におけるインタフェースフォーマット回路5は、映像信号Si3をSMPTE292規格のインタフェース信号にしたがってシリアル化し、図6(e)および図7

(e)に示すインタフェース信号Sif1として出力する。この図6(e)、図7(e)および図4に示すように、インタフェースフォーマット回路5により、映像タイミング基準コードSAV(Start of Active Video)およびEAV(End of Active Video)や、LN(line Number)、誤り検出コードCRCC(Cyclic Redundancy Check Code)などのコードが付加される。

【0054】このようにして、480/60I方式の入力映像信号Siのマッピングされた720/60p方式のインタフェース信号Sif1が得られ、このインタフェース信号Sif1は、送出部200により信号Sif2として伝送路100に送出される。

【0055】<1.2 第1の実施形態の受信装置>次に、上記送信装置から伝送路100に送出されたインタフェース信号Sif2を受信する受信装置について説明する。図8は、この受信装置の構成を示すブロック図である。図8に示すように、この受信装置は、受信部300と信号分離部410とから成り、受信部300は伝送路100からインタフェース信号Sif2を受信して信号分離部410に信号Sif1として入力し、信号分離部410はそのインタフェース信号Sif1から480/60I方式の映像信号を分離する。

【0056】本実施形態の受信装置における信号分離部410は、インタフェースデフォーマット回路6と、フレーム/フィールドメモリ7と、制御回路8とを備えている。受信部300により受信されたインタフェース信号Sif2は、まず、インタフェースデフォーマット回路6に信号Sif1として入力される。インタフェースデフォーマット回路6は、公知の回路であって、インタフェース信号Sif1から、水平タイミング信号Hiおよび垂



直タイミング信号Viを取り出すとともに、SAVや、EAV、LN、CRCCなどのコードの除去された720/60P方式の映像信号である第4映像信号Si4を出力する。制御回路8は、インタフェースデフォーマット6から水平タイミング信号Hiおよび垂直タイミング信号Viを受け取るとともに、外部から480/60I方式の映像信号の水平タイミング信号Hoおよび垂直タイミング信号Voを受け取り、これらのタイミング信号より、フレーム/フィールドメモリ7のメモリ制御信号として、書込制御信号WEおよび読出制御信号REを生成する。

【0057】書込制御信号WEは、インタフェース信号Sif1における水平タイミング信号Hifおよび垂直タイミング信号Vifに基づいて生成され、720/60P方式の第4映像信号Si4のアクティブ区間のうち480/60Iの映像信号のアクティブ区間のデータが書き込まれている期間にHレベルとなり、それ以外の期間にはLレベルとなる。すなわち、この書込制御信号WEの信号波形は、送信装置のフレーム/フィールドメモリ1の読出制御信号REと同様の波形つまり図6(b)、図7

(b)に示したような波形である。一方、読出制御信号REは、480/60I方式の映像信号における水平タイミング信号Hoおよび垂直タイミング信号Voに基づいて生成され、480/60I方式の信号における各ラインのアクティブ区間においてHレベルとなり、それ以外の期間にはLレベルとなる。すなわち、この読出制御信号REの信号波形は、送信装置のフレーム/フィールドメモリ1の書込制御信号WEと同様の波形つまり図5(b)に示したような波形である。

【0058】上記のような書込制御信号WEおよび読出制御信号REに基づいて制御回路8がフレーム/フィールドメモリ7に対する読出および書込を制御することにより、図3に示したマッピングと逆のマッピングが行われる。すなわち、書込制御信号WEにより、720/60P方式の第4映像信号Si4に含まれる480/60Iのアクティブ区間のデータがフレーム/フィールドメモリ7に書き込まれる。具体的には、第4映像信号Si4のフレームのうち480/60I方式の映像信号の第1フィールドのデータがマッピングされているフレームについては、ライン27からライン513までの奇数ラインのそれぞれにおける720ワードのデータが順次書き込まれる。そして、読出制御信号REにより、480/60I方式の信号における各ラインのアクティブ区間に相当するデータがフレーム/フィールドメモリ7から水平タイミング信号Hoおよび垂直タイミング信号Voに応じたタイミングで読み出される。これにより、送信側で入力された映像信号Siのフォーマットである480/60I方式の映像信号が得られる。この映像信号は出力映像信号Soとして受信装置から出力される。

【0059】ところで本実施形態では、受信装置の信号

分離部410においてインタフェース信号Sif1から480/60I方式の映像信号Soを上記のようにして分離する前に、モニタにより映像信号の伝送を確認することができる。この確認の際には、図8において点線で示すように、受信部300から出力されるインタフェース信号Sif1をデジタル信号からアナログ信号に変換するD/A変換回路51と、D/A変換回路51から出力されるアナログ映像信号を入力して映像を表示するモニタ53とを設ける。本実施形態では、図3に示すように、入力映像信号Siの第1フィールドの各ラインのアクティブ区間のデータがインタフェース信号の所定フレームの奇数ラインのアクティブ区間にマッピングされ、入力映像信号Siの第2フィールドの各ラインのアクティブ区間のデータがインタフェース信号の前記所定フレームの次のフレームの偶数ラインのアクティブ区間にマッピングされるため、受信側においてモニタ53により入力映像信号Siによる映像が良好に表示され、インタレース走査とプログレッシブ走査の違いによるフリッカーは生じない。

【0060】<1.3 第1の実施形態の効果>本実施形態によれば、インタレース走査方式の映像信号Siが予め決められた伝送フォーマットのプログレッシブ走査方式のインタフェース信号にマッピングされて伝送される。このため、そのインタフェース信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、そのインタフェース信号と異なるフォーマットのインタレース走査方式の映像信号Siを、その映像信号Siのフォーマットに対応した伝送手段を別途必要とすることなく、伝送することができる。また、映像信号Siはインタフェース信号にマッピングされて伝送されるため、映像信号Siをインタフェース信号のフォーマットに変換して伝送する場合に比べ、少ない回路量の追加でインタフェース信号とフォーマットの異なる映像信号Siを伝送することができ、信号の遅延も少なく済む。しかも、受信側において、インタフェース信号Sif1を用いてモニタに映像を表示した場合、映像信号Siによる映像が、インタレース走査とプログレッシブ走査の違いによるフリッカーを生じさせることなく、良好に表示される。このため、インタフェース信号Sif1を用いてモニタに映像を表示することにより、インタフェース信号Sif1にマッピングされたインタレース走査方式の映像信号Siの伝送を直接にかつ容易に確認することができる。

【0061】<1.4 第1の実施形態の変形例>上述の実施形態の説明では、480/60I方式の映像信号Siを720/60P方式のインタフェース信号にマッピングする場合を想定しているが、伝送すべきインタレース走査の映像信号Siのフィールド周波数とプログレッシブ走査のインタフェース信号のフレーム周波数とが同一であれば、それらのフォーマットが上記以外の場合

であつても、そのフォーマットに対応した水平タイミング信号 $H_i$ 、 $H_{if}$ および垂直タイミング信号 $V_i$ 、 $V_{if}$ を使用することにより、同様に実施可能である。

#### 【0062】<2. 第2の実施形態>

<2.1 第2の実施形態の送信装置>次に、本発明の第2の実施形態として本発明の第2の送信方法により映像信号を送信する送信装置について説明する。この送信装置は、データ量の少ないプログレッシブ走査の映像信号である入力映像信号をデータ量の多いプログレッシブ走査方式の映像信号であるインタフェース信号にマッピングして送信する送信装置であつて、入力映像信号とインタフェース信号とのフレーム周波数が等しいことを前提としている。

【0063】図9は、本実施形態の送信装置の構成を示すブロック図である。この送信装置は、信号変換部120と送出部200とから成り、信号変換部120は入力映像信号 $S_i$ をインタフェース信号 $S_{if1}$ に変換し、送出部200は信号変換部120で得られたインタフェース信号 $S_{if1}$ を伝送路100に信号 $S_{if2}$ として送出する。

【0064】本実施形態の送信装置における信号変換部120は、フレーム/フィールドメモリ9と、制御回路10と、ペデスタルレベル発生回路11と、選択回路12と、インタフェースフォーマット回路13とを備えている。フレーム/フィールドメモリ9は、各種フォーマットの映像信号 $S_i$ を入力し、入力映像信号 $S_i$ のアクティブ区間のデータを一時的に記憶する。制御回路10は、外部から入力映像信号 $S_i$ の水平タイミング信号 $H_i$ および垂直タイミング信号 $V_i$ と、インタフェース信号における水平タイミング信号 $H_{if}$ および垂直タイミング信号 $V_{if}$ と、多重位置信号 $S_m$ とを受け取り、フィールド/フレームメモリ9を制御するための書込制御信号 $WE$ および読出制御信号 $RE$ を生成するとともに、選択回路12を制御する選択信号 $S_{se}$ を生成する。ペデスタルレベル発生回路11は、インタフェース信号におけるペデスタルレベルの信号 $S_{pd}$ を発生する。選択回路12は、フレーム/フィールドメモリ9から読み出された映像データを示す映像信号（以下、第1の実施形態の場合と同様「第2映像信号 $S_{i2}$ 」という）とペデスタルレベルの信号 $S_{pd}$ のいずれかを選択信号 $S_{se}$ に基づいて選択し、選択した信号を第3映像信号 $S_{i3}$ として出力する。インタフェースフォーマット回路13は、インタフェース信号における水平タイミング信号 $H_{if}$ および垂直タイミング信号 $V_{if}$ にしたがって、第3映像信号 $S_{i3}$ のフォーマットをインタフェース信号の伝送フォーマットに変換するとともに、入力映像信号 $S_i$ のインタフェース信号へのマッピングの位置を示す多重位置信号 $S_m$ の情報をパケット化し補助データとしてインタフェース信号に付加する。

【0065】上記のように構成された本実施形態の送信

装置は、以下に述べる送信方法により映像信号を送信する。

【0066】現在、480/60P方式の伝送速度は270Mbps $\times 2$ 又は360Mbpsであり、720/60P方式や1080/60I方式の伝送速度は1.485/1.001Mbpsである。現在使用されている伝送速度のうちで最も高くかつ広く使われている伝送速度は1.485/1.001Gbpsである。そこで以下では、480/60P方式の入力映像信号 $S_i$ を1.485/1.001Gbpsの720/60P方式のインタフェース信号にマッピングして送信する場合の送信方法について説明する。

【0067】図10は、480/60P方式の入力映像信号 $S_i$ のフォーマットを示す図である。この480/60P方式の映像信号 $S_i$ を720/60P方式のインタフェース信号にマッピングして伝送した場合、受信側において、720/60P方式上にマッピングされた480/60P方式の映像信号による映像を直接720/60P方式によりモニタに表示して映像信号の伝送を良好に確認できることが望ましい。そこで、インタフェース信号を用いて受信側で720/60P方式により直接に480/60P方式の映像信号による映像を表示した場合に画面のほぼ中央部に映像が表示されるように、図11に示す如く、480/60P方式の映像信号 $S_i$ をインタフェース信号にマッピングする。本実施形態におけるこのマッピングの詳細は以下の通りである。

【0068】480/60P方式のフレーム内の映像データすなわちアクティブ区間のデータを720/60P方式のフレーム内のアクティブ区間にマッピングする際に、480/60P方式の1ライン中のアクティブ区間のデータを720/60P方式の1ライン内のアクティブ区間にライン毎に順番にマッピングしていく。このとき480/60P方式の輝度信号 $Y$ 系列は720/60P方式の輝度信号 $Y$ 系列に、色差信号 $P_b/P_r$ 系列は色差信号 $P_b/P_r$ 系列にマッピングする。

【0069】480/60P方式の映像信号 $S_i$ による映像を受信側でインタフェース信号を用いて映像720/60P方式により直接にモニタに示した場合においては、上記のマッピングの際に、まず480/60P方式の映像信号 $S_i$ のアクティブ区間の最初のラインであるライン43のアクティブ区間のデータを、720/60P方式のインタフェース信号のライン144のアクティブラインのアクティブ区間の先頭のワードより281ワード目からマッピングしていく。以後、図11に示す通り、各ライン毎に順々にマッピングし、480/60P方式の映像信号 $S_i$ のアクティブ区間の最終ラインである525ラインのアクティブ区間の各データを、720/60P方式のインタフェース信号のライン626のアクティブラインのアクティブ区間の先頭のワードより

281ワード目から720ワード分マッピングしていく。480/60P方式の映像信号Siのアクティブ区間のデータをマッピングした区間以外の720/60P方式のインタフェース信号のアクティブ区間に対しては、輝度信号Y系列が10ビットで表現される場合には「64」（16進数で「040h」）、多重された色差信号Pb/Pr系列が10ビットで表現される場合には「512」（16進数で「200h」）のペデスタルレベルを設定する。

【0070】上記のように480/60P方式の映像信号Siを720/60P方式のインタフェース信号にマッピングするために、本実施形態の送信装置では、信号変換部120が以下のように動作する。まず、制御回路10が、入力映像信号Siにおける水平タイミング信号Hiおよび垂直タイミング信号Viに基づき書込制御信号WEを生成する。この書込制御信号WEの信号波形は、480/60P方式の映像信号Siのアクティブ区間（図10参照）でHレベルとなり、それ以外の期間でLレベルとなる波形である。フレーム/フィールドメモリ9は、この書込制御信号WEに基づき、480/60P方式の入力映像信号Siのアクティブ区間のデータを読み込んで保持する。また、制御回路10は、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifと多重位置信号Smとに基づき、読出制御信号REを生成する。この読出制御信号REは、インタフェース信号におけるアクティブ区間のうち入力映像信号Siがマッピングされる区間においてHレベルとなり、それ以外の期間でLレベルとなる。すなわち、インタフェース信号のライン144からライン626までの各ラインのアクティブ区間のうち、各ラインのアクティブ区間の先頭より281ワード目から720ワード分進んだ1000ワード目までの区間においてHレベルとなる。フレーム/フィールドメモリ9は、この読出制御信号REに基づき、480/60P方式の入力映像信号Siのアクティブ区間のデータを読み出し、読み出したデータを、図11に示すように入力映像信号Siがマッピングされた第2映像信号Si2として出力する。

【0071】制御回路10は、上記の書込制御信号WEおよび読出制御信号REに加えて、選択信号Sseを、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifと多重位置信号Smとに基づいて生成する。この選択信号Sseは、第1の実施形態における選択信号（図6（c）および図7（c））と同様、インタフェース信号におけるアクティブ区間のうちフレーム/フィールドメモリ9から入力映像信号Siのデータが読み出されない期間においてHレベルとなり、それ以外の期間においてLレベルとなる。選択回路12は、この選択信号Sseに基づき、フレーム/フィールドメモリ9から読み出される第2映像信号Si2とペデスタルレベル発生回路11から出力されるペデスタルレベル

の信号Spdのうちのいずれか一方を選択し、選択した信号を第3映像信号Si3として出力する。すなわち選択回路12は、第3映像信号として、選択信号SseがLレベルのときは第2映像信号Si2を出力し、選択信号SseがHレベルのときはペデスタルレベルの信号Spdを出力する。

【0072】上記のようにして480/60P方式の入力映像信号Siが720/60Pの信号にマッピングされた第3映像信号Si3が得られ、この第3映像信号Si3はインタフェースフォーマット回路13に入力される。インタフェースフォーマット回路13は、公知の回路であって、第3映像信号Si3に対し、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifと多重位置信号Smとに基づき、予め決められた伝送フォーマットにフォーマットを行う。

【0073】上記フォーマットでは、図11に示すようにSAVおよびEAVや、LN、CRCCのコードが付加されるとともに、多重位置信号Smに基づく位置情報が補助データとして第3映像信号Si3のブランキング期間に付加されて、インタフェース信号Sif1が生成される。例えば図11に示した例では、インタフェース信号Sif1の各ラインのアクティブ区間のうち入力映像信号Siをマッピングしたアクティブ区間の最初のワード位置を示す値「281」を水平方向の多重位置情報とし、インタフェース信号Sif1の各ラインのうち入力映像信号Siをマッピングした最初のライン位置を示す値「144」を垂直方向の多重位置情報とする。そして、これらの水平および垂直方向の多重位置情報をパケット化し補助データとして伝送する。図12（a）は、これらの多重位置情報を補助データとして伝送する場合のパケットの一例を示している。このパケットにおいて、先頭から6ワードまでと最終ワードとは、SMPTE 291M規格で定められている補助データの一般的な構成となっている。このパケットの先頭から7ワード目以降にUDW(User Data Word)の領域が設けられており、本実施形態では、このUDWの領域に、映像信号の識別およびインタフェース信号の識別と水平および垂直方向の多重位置とを示す各情報を格納する。ここで、映像信号の識別情報は、入力映像信号Siのフォーマットが何であるか（例えば480/60I方式であるか480/60P方式であるか等）を示す情報であり、インタフェース信号の識別情報は、インタフェース信号Sif1のフォーマットが何であるか（例えば720/60P方式であるか1080/60I方式であるか等）を示す情報である。

【0074】伝送すべき映像信号Siのフォーマットおよびインタフェース信号のフォーマットは固定されている場合には、補助データとして付加されて伝送される上記情報のうち、映像信号の識別およびインタフェース信号の識別を示す情報は無くてもよい。しかし、送信装置

が入力映像信号Siのフォーマットとして480/60I方式と480/60P方式のいずれにも対応可能な場合には、映像信号の識別情報を補助データとして伝送するのが好ましい。入力映像信号Siのフォーマットとして480/60I方式と480/60P方式のいずれにも対応可能とするためには、制御回路10を、入力映像信号Siがインタレース走査の480/60I方式のときには第1の実施形態の信号変換部110におけるような書込制御信号WE、読出制御信号REおよび選択信号Sse(図5、図6および図7)を生成し、入力映像信号Siがプログレッシブ走査の480/60P方式のときには第2の実施形態の信号変換部120におけるような書込制御信号WE、読出制御信号REおよび選択信号Sseを生成する構成とすればよい。

【0075】なお上記説明では、入力映像信号Siをマッピングした後のインタフェース信号Sif1を用いてモニタに表示した場合における映像の位置が画面のほぼ中央となるように多重位置信号Smが設定されているものとしているが(図11参照)、その画面における映像の位置が中央以外となるように設定することも可能である。この場合、その画面における映像の位置に対応する水平および垂直方向の多重位置情報が補助データとしてインタフェース信号Sif1に付加されて伝送される。

【0076】<2.2 第2の実施形態の受信装置>次に、上記送信装置から伝送路100に送出されたインタフェース信号Sif2を受信する受信装置について説明する。図13は、この受信装置の構成を示すブロック図である。この受信装置は、受信部300と信号分離部420とから成り、受信部300は伝送路100からインタフェース信号Sif2を受信して信号分離部420に信号Sif1として入力し、信号分離部420はそのインタフェース信号Sif1にマッピングされている映像信号を分離する。以下では、インタフェース信号Sif1に480/60P方式の映像信号がマッピングされているものとして説明する。

【0077】本実施形態の受信装置における信号分離部420は、インタフェースデフォーマッタ回路14と、フレーム/フィールドメモリ15と、制御回路16とを備えている。受信部300により受信されたインタフェース信号Sif2は、まず、インタフェースデフォーマッタ回路14に信号Sif1として入力される。インタフェースデフォーマッタ回路14は、公知の回路であって、インタフェース信号Sif1から、水平タイミング信号Hifおよび垂直タイミング信号Vifを取り出すとともに、補助データとしてインタフェース信号Sif1に付加されているパケットを分離して多重位置信号Smを生成し、SAVや、EAV、LN、CRCCなどのコードの除去された720/60P方式の映像信号として第4映像信号Si4を出力する。ここで多重位置信号Smは、分離されたパケットに補助データとして含まれている水平およ

び垂直方向の多重位置情報を示す信号である。制御回路16は、インタフェースデフォーマッタ14から水平タイミング信号Hifおよび垂直タイミング信号Vifに加えて多重位置信号Smを受け取るとともに、外部から480/60P方式の映像信号の水平タイミング信号Hoおよび垂直タイミング信号Voを受け取り、これらのタイミング信号より、フレーム/フィールドメモリ15のメモリ制御信号として、書込制御信号WEおよび読出制御信号REを生成する。

【0078】書込制御信号WEは、インタフェース信号Sif1における水平タイミング信号Hifおよび垂直タイミング信号Vifと多重位置信号Smとに基づいて生成され、720/60P方式の第4映像信号Si4のアクティブ区間のうち480/60P方式の映像信号のアクティブ区間のデータが書き込まれている期間にHレベルとなり、それ以外の期間にはLレベルとなる。すなわち、この書込制御信号WEの信号波形は、本実施形態の送信装置のフレーム/フィールドメモリ9の読出制御信号REと同様の波形である。一方、読出制御信号REは、480/60P方式の映像信号における水平タイミング信号Hoおよび垂直タイミング信号Voに基づいて生成され、480/60P方式の信号における各ラインのアクティブ区間においてHレベルとなり、それ以外の期間にはLレベルとなる。すなわち、この読出制御信号REの信号波形は、本実施形態の送信装置のフレーム/フィールドメモリ9の書込制御信号WEと同様の波形である。

【0079】上記の書込制御信号WEにより、インタフェース信号Sif1にマッピングされている480/60P方式の映像信号の映像データのみ、すなわち第4映像信号Si4に含まれる480/60P方式の映像信号の映像データのみが、フレーム/フィールドメモリ15に書き込まれる。また、上記の読出制御信号REにより、480/60P方式の信号における各ラインのアクティブ区間に相当するデータが、フレーム/フィールドメモリ15から水平タイミング信号Hoおよび垂直タイミング信号Voに応じたタイミングで読み出される。これにより、送信側で入力された映像信号Siのフォーマットである480/60P方式の映像信号が得られる。この映像信号は出力映像信号Soとして受信装置から出力される。

【0080】ところで本実施形態では、受信装置の信号分離部420においてインタフェース信号Sif1から480/60P方式の映像信号Soを分離する前に、モニタにより映像信号の伝送を確認することができる。この確認の際には、図13において点線で示すように、受信部300から出力されるインタフェース信号Sif1をデジタル信号からアナログ信号に変換するD/A変換回路51と、D/A変換回路51から出力されるアナログ映像信号を入力して映像を表示するモニタ53とを設ける。本実施形態では、図11に示すように、送信側にお

いて、入力映像信号Siのアクティブ区間のデータがインタフェース信号のアクティブ区間のほぼ中央部にマッピングされるため、受信側において、モニタ53により入力映像信号Siによる映像が良好に表示される。

【0081】上記説明では、受信したインタフェース信号Sif2にマッピングされている映像信号のフォーマットがプログレッシブ走査の480/60P方式であることを前提としているが、インタフェース信号Sif2に付加されている補助データに含まれる映像信号の識別情報(図12(b)参照)に基づいて、インタフェース信号にマッピングされている映像信号のフォーマットを識別し、その結果に応じて信号分離部420が動作する構成としてもよい。すなわち、制御回路16が、多重位置信号Smに基づき、補助データに含まれている映像信号の識別情報が示すフォーマットに応じた書込制御信号WEおよび読出制御信号REを生成するように構成してもよい。例えば、補助データに含まれている映像信号の識別情報がインタレース走査の480/60I方式を示している場合には、第1の実施形態の信号分離部410におけるような書込制御信号WEおよび読出制御信号REを生成し、その映像信号の識別情報がプログレッシブ走査の480/60P方式を示している場合には、第2の実施形態の信号分離部420におけるような書込制御信号WEおよび読出制御信号REを生成する構成としてもよい。このような構成によれば、受信装置における信号分離部は、インタフェース信号Sif1に480/60I方式と480/60P方式のいずれの方式の映像信号がマッピングされている場合であっても、その映像信号をインタフェース信号Sif1から正しく取り出すことができる。

【0082】<2.3 第2の実施形態の効果>本実施形態によれば、480/60P方式などの映像信号Siが予め決められた伝送フォーマットの720/60P方式のインタフェース信号にマッピングされて伝送される。このため、そのインタフェース信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、そのインタフェース信号と異なるフォーマットの映像信号Siを、その映像信号Siのフォーマットに対応した伝送手段を別途必要とすることなく、伝送することができる。しかも、受信側において、インタフェース信号Sif1を用いて、それにマッピングされたフォーマットの異なる映像信号Siによる映像をモニタの画面の中央部に表示することができる。このため、インタフェース信号Sif1を用いてモニタに映像を表示することにより、インタフェース信号Sif1にマッピングされたフォーマットの異なる映像信号Siの伝送を直接にかつ容易に確認することができる。なお、このときのモニタ画面における映像の表示位置は、インタフェース信号Sif1に付加された補助データに含まれる水平および垂直方向の多重位置情報(図12(b)参照)

によって決まる。したがって、送信側におけるこの多重位置情報の設定により、モニタ画面の中央部以外に映像を表示させることも可能である。

### 【0083】<3. 第3の実施形態>

<3.1 第3の実施形態の送信装置>次に、本発明の第3の実施形態として、本発明の第3の送信方法により映像信号を送信する送信装置について説明する。この送信装置は、入力された映像信号をフレーム周波数の異なるインタフェース信号にマッピングして送信する。

【0084】図14は、本実施形態の送信装置の構成を示すブロック図である。この送信装置は、信号変換部130と送出部200とから成り、信号変換部130は入力映像信号Siをインタフェース信号Sif1に変換し、送出部200は信号変換部130で得られたインタフェース信号Sif1を伝送路100に信号Sif2として送出する。

【0085】本実施形態の送信装置における信号変換部130は、第1～第3のフレーム/フィールドメモリ17, 18, 19と、制御回路20と、インタフェースフォーマット回路21とを備えている。第1～第3のフレーム/フィールドメモリ17, 18, 19は、各種フォーマットの映像信号Siを入力し、入力映像信号Siのアクティブ区間のデータを一時的に記憶する。制御回路20は、外部から入力映像信号Siの水平タイミング信号Hiおよび垂直タイミング信号Viと、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifとを受け取り、第1～第3のフレーム/フィールドメモリ17, 18, 19を制御するための第1～第3書込制御信号WE1, WE2, WE3および第1～第3読出制御信号RE1, RE2, RE3を生成するとともに、インタフェースフォーマット回路21で使用する後述のフラグ信号Flgを生成する。インタフェースフォーマット回路21は、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifとにしたがって、第1～第3フレーム/フィールドメモリ17, 18, 19から読み出された映像データを示す映像信号(以下、第1および第2の実施形態の場合と同様「第2映像信号Si2」という)のフォーマットをインタフェース信号の伝送フォーマットに変換するとともに、フラグ信号Flgの示す情報をパケット化し補助データとしてインタフェース信号Sifに付加する。

【0086】上記のように構成された本実施形態の送信装置は、以下に述べる送信方法により映像信号を送信する。以下では、720/24P方式の映像信号Siを720/60P方式のインタフェース信号にマッピングする場合の送信方法について説明する。なお、720/24Pの映像信号と720/60Pの映像信号とでは、フレーム周波数が異なるが、1フレーム当たりのアクティブ区間のデータ数は同一である。

【0087】720/24P方式の映像信号Siを72

0/60P方式のインタフェース信号にマッピングして伝送した場合、受信側において、720/60P方式上にマッピングされた720/24P方式の映像信号による映像を直接720/60P方式によりモニタに表示して映像信号の伝送を良好に確認できることが望ましい。そこで、図15に示す如く、入力映像信号Siのアクティブ区間のデータの複製により得られる複製フレームを入力映像信号Siの各フレームの間に挿入することによりフレーム周波数がインタフェース信号に等しくなるように、720/24P方式の映像信号Siを720/60P方式のインタフェース信号へとマッピングする。

【0088】図15に示すように720/24P方式の映像信号Siを720/60P方式のインタフェース信号にマッピングするために、本実施形態の送信装置では、信号変換部130が以下のように動作する。制御回路20は、720/24Pの1フレーム取分のアクティブ区間が第1～第3のフレーム/フィールドメモリ17, 18, 19に順番に書き込まれるように、第1～第3のフレーム/フィールドメモリ17, 18, 19のそれぞれに対する書込制御信号WE1, WE2, WE3を生成する。例えば図15に示すように720/24Pの映像信号SiにおいてフレームA, B, C, Dの各フレームがこの順に続いている場合に、書込制御信号WE1, WE2, WE3により、フレームA, B, Cの映像データがその順に第1, 第2, 第3フレーム/フィールドメモリ17, 18, 19にそれぞれ書き込まれ、その後、フレームDの映像データが第1フレーム/フィールドメモリ17に書き込まれる。

【0089】また、制御回路20は、720/24P方式の映像信号Siから720/60P方式の第2映像信号Si2を生成するために、第1～第3フレーム/フィールドメモリ17, 18, 19から同一フレームの映像データが図15(c)に示す如く2度または3度読み出されるように、第1～第3のフレーム/フィールドメモリ17, 18, 19のそれぞれに対する読出制御信号RE1, RE2, RE3を生成する。すなわち、映像データが読み出されるメモリが第1～第3のフレーム/フィールドメモリ17, 18, 19の間で循環的に切り替わり、かつ、各フレーム/フィールドメモリ17, 18, 19から同一フレームの映像データが続けて2度読み出される動作と3度読み出される動作とが交互に繰り返され、かつ、各読み出し動作の周期が720/60P方式のフレーム周期となるように、読出制御信号RE1, RE2, RE3を生成する。例えば、前述のように書込制御信号WE1, WE2, WE3により第1, 第2, 第3のフレーム/フィールドメモリ17, 18, 19にフレームA, B, Cがそれぞれ書き込まれているとすると、これらの読出制御信号RE1, RE2, RE3により、まず、第1のフレーム/フィールドメモリ17からフレームAの映像データが720/60P方式のフレーム周

期で2度読み出され、次に、第2のフレーム/フィールドメモリ18からフレームBの映像データが720/60P方式のフレーム周期で3度読み出され、その次に、第3のフレーム/フィールドメモリ19からフレームCの映像データが720/60P方式のフレーム周期で2度読み出される。これにより、図15(c)に示す如く、720/24Pの映像信号Siの各フレームが本来のフレーム、複製フレーム、本来のフレーム、複製フレーム、複製フレーム、本来のフレーム、複製フレーム…という順に続くように、本来のフレームの間に複製フレームが挿入される。このようにして720/24P方式の入力映像信号Siがマッピングされた720/60P方式の第2映像信号Si2が生成される。

【0090】インタフェースフォーマット21は、720/60P方式の上記第2映像信号Si2を、インタフェース信号における水平タイミング信号Hifおよび垂直タイミング信号Vifに従ってインタフェース信号の伝送フォーマットに変換する。さらにインタフェースフォーマット21は、フラグ信号Flgに基づき、インタフェース信号Sif1にマッピングされている入力映像信号Siの各フレームが入力映像信号Siの本来のフレームか複製フレームかを示すフラグをパケット化し補助データとしてインタフェース信号Sif1に付加する。

【0091】<3.2 第3の実施形態の受信装置>次に、上記送信装置から伝送路100に送出されたインタフェース信号Sif2を受信する受信装置について説明する。図16は、この受信装置の構成を示すブロック図である。この受信装置は、受信部300と信号分離部430とから成り、受信部300は伝送路100からインタフェース信号Sif2を受信して信号分離部430に信号Sif1として入力し、信号分離部430はそのインタフェース信号Sif1からそれにマッピングされている映像信号を分離する。以下では、インタフェース信号Sif1に720/24P方式の映像信号がマッピングされているものとして説明する。

【0092】本実施形態の受信装置における信号分離部430は、インタフェースデフォーマット回路22と、フレーム/フィールドメモリ23と、制御回路24とを備えている。受信部300により受信されたインタフェース信号Sif2は、まず、インタフェースデフォーマット回路22に信号Sif1として入力される。インタフェースデフォーマット回路22は、インタフェース信号Sif1から、水平タイミング信号Hifおよび垂直タイミング信号Vifを取り出すとともに、補助データとしてインタフェース信号Sif1に付加されているパケットを分離してフラグ信号Flgを生成し、SAVや、EAV、LN、CRCCなどのコードの除去された720/60P方式の映像信号として第4映像信号Si4を出力する。ここでフラグ信号Flgは、インタフェース信号Sif1に補助データとして付加されているフラグを示す信号であつ



て、このフラグにより、720/60P方式のインタフェース信号Sif1にマッピングされている720/24P方式の映像信号の各フレームすなわち第4映像信号Si4の各フレームが、その720/24P方式の映像信号の本来のフレームか複製フレームかを識別することができる。制御回路24は、インタフェースデフォーマッタ22から水平タイミング信号Hifおよび垂直タイミング信号Vifに加えてフラグ信号Flgを受け取るとともに、外部から720/24P方式の映像信号の水平タイミング信号Hoおよび垂直タイミング信号Voを受け取り、これらの信号より、フレーム/フィールドメモリ23の制御信号として、書込制御信号WEおよび読出制御信号REを生成する。

【0093】書込制御信号WEは、インタフェース信号Sif1における水平タイミング信号Hifおよび垂直タイミング信号Vifとフラグ信号Flgとに基づいて生成され、720/60P方式の第4映像信号Si4の各フレームのうち720/24P方式の映像信号の本来のフレームのアクティブ区間に相当する期間にHレベルとなり、それ以外の期間にはLレベルとなる。したがって、この書込制御信号WEは、720/24P方式の映像信号の複製フレームのアクティブ区間に相当する期間にはLレベルとなる。一方、読出制御信号REは、720/24P方式の映像信号における水平タイミング信号Hoおよび垂直タイミング信号Voに基づいて生成され、720/24P方式の信号における各ラインのアクティブ区間においてHレベルとなり、それ以外の期間にはLレベルとなる。

【0094】上記の書込制御信号WEにより、インタフェース信号Sif1にマッピングされている720/24P方式の映像信号の映像データのみ、すなわち第4映像信号Si4の各フレームのうち720/24P方式の映像信号の本来のフレームの映像データのみが、フレーム/フィールドメモリ23に書き込まれる。また、上記の読出制御信号REにより、720/24P方式の信号における各ラインのアクティブ区間に相当するデータが、フレーム/フィールドメモリ23から水平タイミング信号Hoおよび垂直タイミング信号Voに応じたタイミングで読み出される。これにより、送信側で入力された映像信号Siのフォーマットである720/24P方式の映像信号が得られる。この映像信号は出力映像信号Soとして受信装置から出力される。

【0095】ところで本実施形態では、受信装置の信号分離部430においてインタフェース信号Sif1から720/24P方式の映像信号Soを分離する前に、モニタにより映像信号の伝送を確認することができる。この確認の際には、図16において点線で示すように、受信部300から出力されるインタフェース信号Sif1をデジタル信号からアナログ信号に変換するD/A変換回路51と、D/A変換回路51から出力されるアナログ映

像信号を入力して映像を表示するモニタ53とを設ける。本実施形態では、図12(c)に示すように、送信側において、入力映像信号Siの本来のフレームの間に複製フレームを挿入しつつ、720/24P方式の入力映像信号Siがフレーム周波数の高い720/60P方式のインタフェース信号にマッピングされるため、受信側において、モニタ53により入力映像信号Siによる映像が良好に表示される。

【0096】<3.3 第3の実施形態の効果>本実施形態によれば、予め決められた伝送フォーマットのインタフェース信号のフレーム周波数よりも低いフレーム周波数の映像信号Siがインタフェース信号にマッピングして伝送される。このため、そのインタフェース信号に対応した送信手段や、受信手段、伝送路などからなる伝送手段が用意されている場合には、フレーム周波数の低い映像信号Siのフォーマットに対応した伝送手段を別途必要とすることなく、その映像信号Siを伝送することができる。しかも、入力映像信号Siがインタフェース信号にマッピングされる際に映像信号Siの本来のフレームの間に複製フレームが適切に挿入されるため、受信側において、インタフェース信号Sif1を用いて映像信号Siによる映像をモニタに良好に表示することができる。このため、インタフェース信号Sif1を用いてモニタに映像を表示することにより、インタフェース信号Sif1にマッピングされたフレーム周波数の低い映像信号Siの伝送を直接にかつ容易に確認することができる。

【0097】<3.4 第3の実施形態の変形例>上記実施形態では、送信装置に入力された720/24P方式の映像信号Siは、受信装置においてインタフェース信号Sif1から取り出され、送信装置に入力されたときの元のフォーマットである720/24P方式の映像信号Soとして出力される。しかし、受信装置において720/60P方式から720/24P方式への変換を行わずに、720/60P方式のままで映像信号Soを出力することも可能である。また、受信装置において第4映像信号Si4を1フレーム置きにフィールド/フレームメモリ23に書き込んで読み出すことにより、映像信号Soを720/30P方式の信号として受信装置から出力することもできる。このように、フィールド/フレームメモリ23の書込制御信号WEや読出制御信号REの変更により、送信側の入力映像信号Siのフレーム周波数と異なるフレーム周波数の映像信号Soを出力することができる。

【0098】なお、以上においては、720/24P方式の映像信号を720/60P方式のインタフェース信号にマッピングする場合について説明したが、伝送する映像信号のアクティブ区間のデータ量とインタフェース信号のアクティブ区間のデータ量が同一であり、かつ伝送する映像信号のフレーム周波数がインタフェース信号

のフレーム周波数より低い場合についても、同様にして映像信号の伝送が可能である。

【0099】<4. その他>上述の各実施形態では、映像信号を書き込んで読み出すメモリをフィールド/フレームメモリで構成しているが、これを複数のラインメモリで構成しても、同様にして映像信号を伝送することができる。例えば、インタフェース信号の開始時点と入力映像信号Siの開始時点とが一致していない場合には、両開始時点のずれに対応した1フィールド分以下または1フレーム分以下の容量のメモリを複数のラインメモリで構成し、これをフレーム/フィールドメモリに代えて使用することができる。

【0100】また、上述の各実施形態では、インタフェース信号のフォーマットは共通しているが、インタフェース信号にマッピングされて伝送される映像信号Siのフォーマットとして使用可能なものは各実施形態において1種類のみである。しかし、インタフェース信号のフォーマットを一つだけ決めておき、伝送すべき映像信号Siについては各種のフォーマットに対応できるように構成することも可能である。この場合、例えば、送信装置における信号変換部および受信装置における信号分離部を入力映像信号Siの各種のフォーマットに対応させて複数個ずつ設けておき、実際に伝送する映像信号Siのフォーマットに応じて信号変換部および信号分離部をそれぞれ切り替えるようにすればよい。また、それに代えて、信号変換部および信号分離部における制御回路の動作が、実際に伝送する映像信号Siのフォーマットに応じた動作となるように、制御回路に複数の動作モードを持たせてもよい。

【0101】さらに、上述の説明において、伝送すべき映像信号Siとインタフェース信号とのフォーマット上の相違点は、第1の実施形態では走査方式（インタレース走査かプログレッシブ走査か）であり、第2の実施形態では映像データ量（1フレーム当たりの走査線数や各ラインにおけるアクティブ区間）であり、第3の実施形態ではフレーム周波数であるが、これらの相違点が組み合わされている場合に対応した構成も可能である。この場合には、送信装置における信号変換部および受信装置における信号分離部の構成をその相違点の組み合わせに対応した構成とすればよい。例えば、第1の実施形態は、伝送すべき映像信号Siを480/60I方式としインタフェース信号を720/60Pとして説明されていたが、これを、第1の実施形態の相違点と第2の実施形態の相違点が組み合わせられた場合として考えることもできる。この場合、第1および第2の実施形態における信号変換部を組み合わせた構成の信号変換部と、第1および第2の実施形態における信号分離部を組み合わせた構成の信号分離部とを使用すればよい。

【図面の簡単な説明】

【図1】本発明の第1の実施形態の送信装置の構成を示

すブロック図。

【図2】第1の実施形態の送信装置に入力される480/60I方式の映像信号のフォーマットを示す図。

【図3】第1の実施形態における、480/60I方式の入力映像信号から720/60P方式のインタフェース信号へのマッピングを示す図。

【図4】第1の実施形態における、入力映像信号がマッピングされたインタフェース信号を示す図。

【図5】第1の実施形態の送信装置におけるフレーム/フィールドメモリへの書き込み動作を示すタイミングチャート。

【図6】第1の実施形態の送信装置におけるフレーム/フィールドメモリからの入力映像信号の第1フィールドのデータの読み出しによる映像信号のマッピング動作を示すタイミングチャート。

【図7】第1の実施形態の送信装置におけるフレーム/フィールドメモリからの入力映像信号の第2フィールドのデータの読み出しによる映像信号のマッピング動作を示すタイミングチャート。

【図8】本発明の第1の実施形態の受信装置の構成を示すブロック図。

【図9】本発明の第2の実施形態の送信装置の構成を示すブロック図。

【図10】第2の実施形態の送信装置に入力される480/60P方式の映像信号のフォーマットを示す図。

【図11】第2の実施形態における、入力映像信号がマッピングされたインタフェース信号を示す図。

【図12】第2の実施形態において補助データとしてインタフェース信号に付加されるバケットを示す図。

【図13】第2の実施形態の受信装置の構成を示すブロック図。

【図14】本発明の第3の実施形態の送信装置の構成を示すブロック図。

【図15】第3の実施形態における、720/24P方式の入力映像信号から720/60P方式のインタフェース信号へのマッピングを示す図。

【図16】第3の実施形態の受信装置の構成を示すブロック図。

【符号の説明】

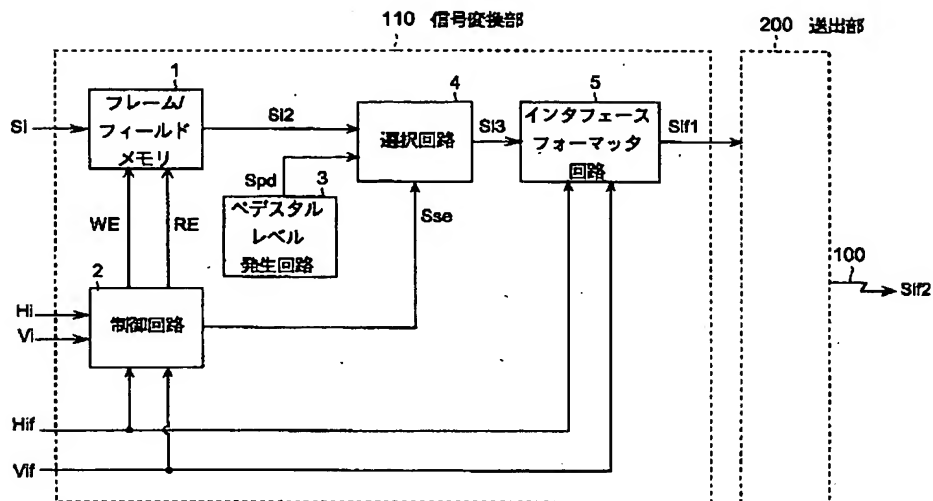
- |                                |                     |
|--------------------------------|---------------------|
| 1, 7, 9, 15, 17, 18, 19, 23... | フィールド/フレームメモリ       |
| 2, 8, 10, 16, 20, 24           | ...制御回路             |
| 3, 11                          | ...ペDESTALレベル発生回路   |
| 4, 12                          | ...選択回路             |
| 5, 13, 21                      | ...インタフェースフォーマット回路  |
| 6, 14, 22                      | ...インタフェースデフォーマット回路 |
| 51                             | ...D/A変換回路          |
| 53                             | ...モニタ              |



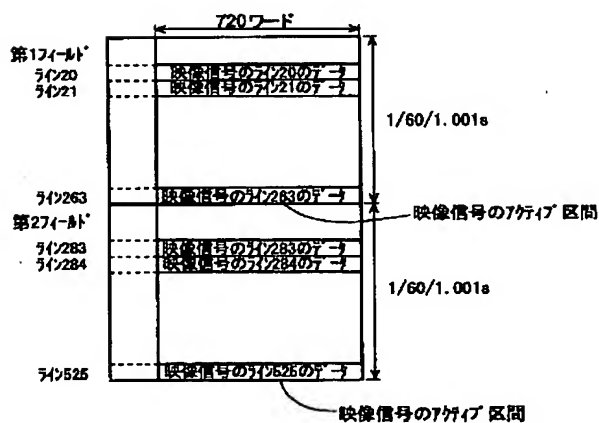
100 ……伝送路  
110, 120, 130 ……信号変換部  
200 ……送出部

300 ……受信部  
410, 420, 430 ……信号分離部

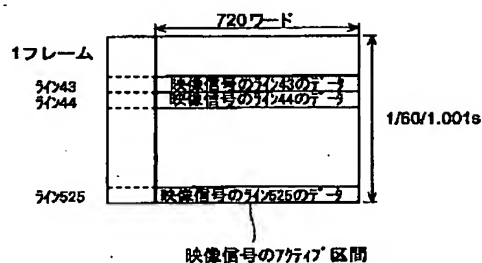
【図1】



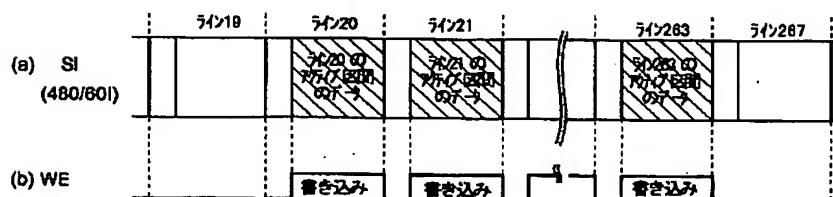
【図2】



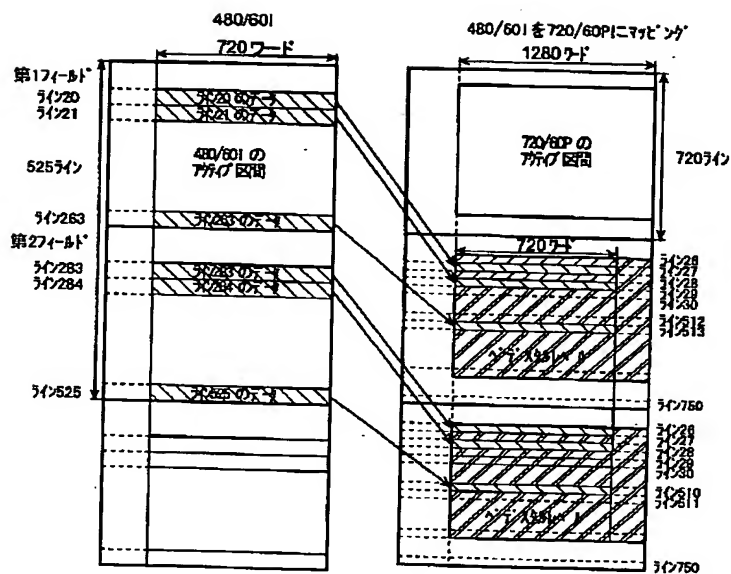
【図10】



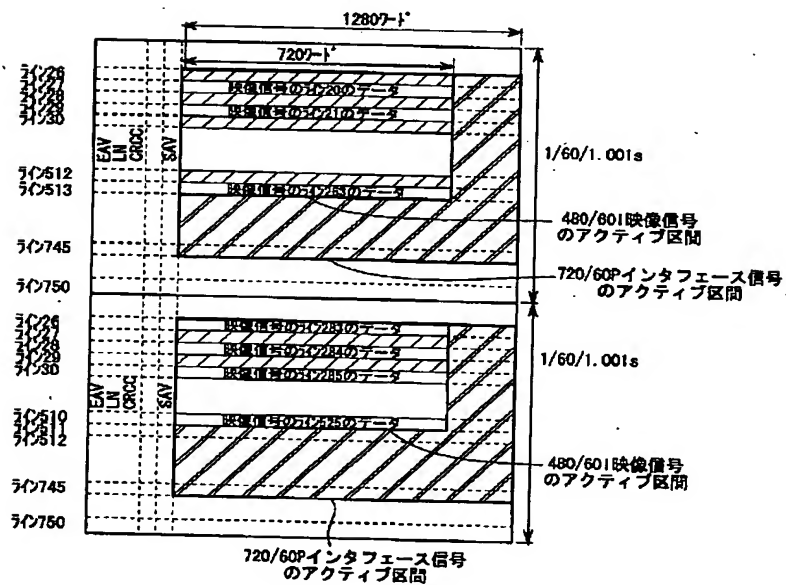
【図5】



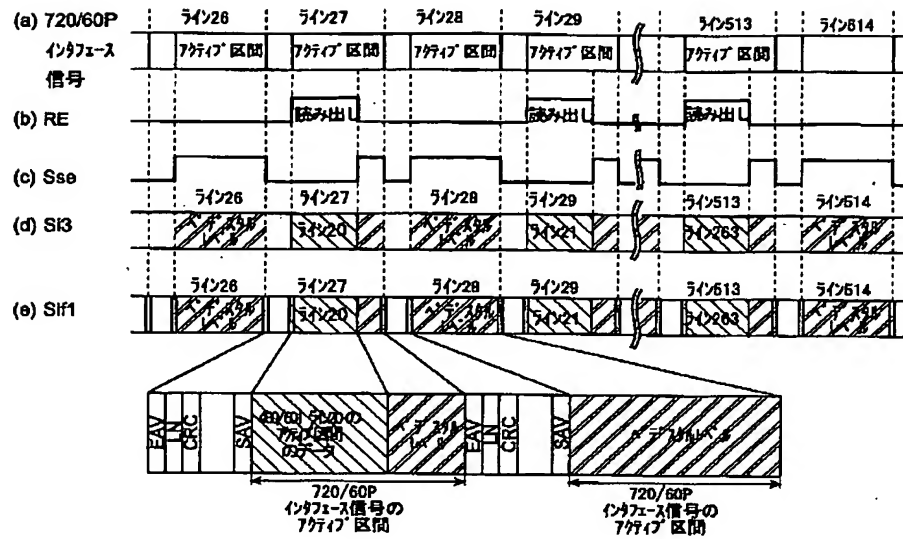
【図 3】



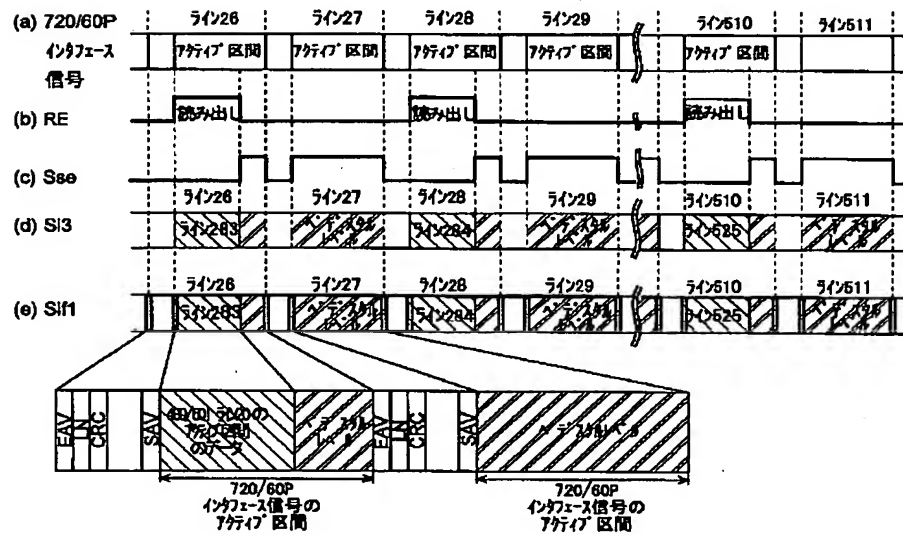
【図 4】



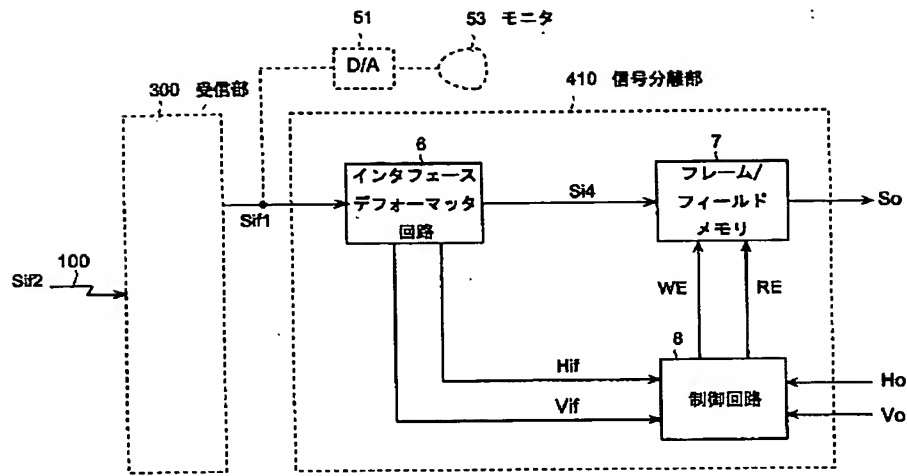
【図6】



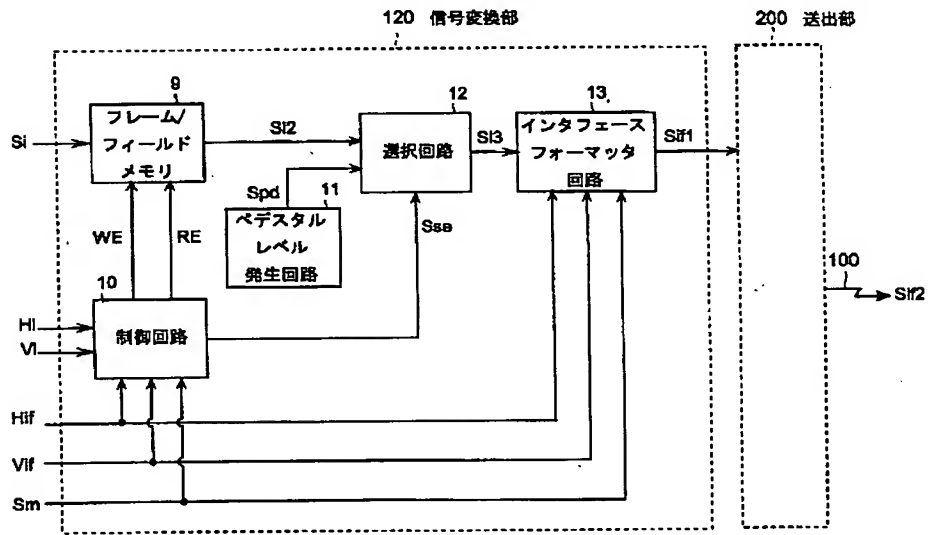
【図7】



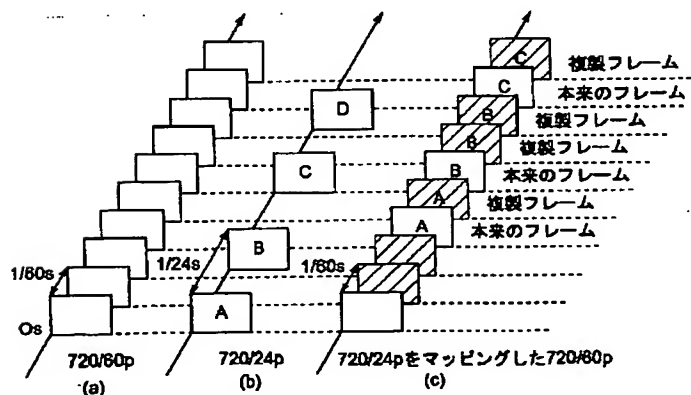
【図8】



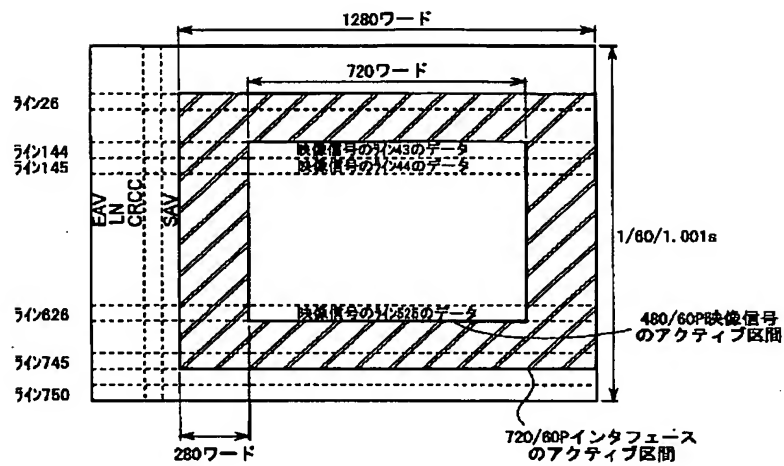
【図9】



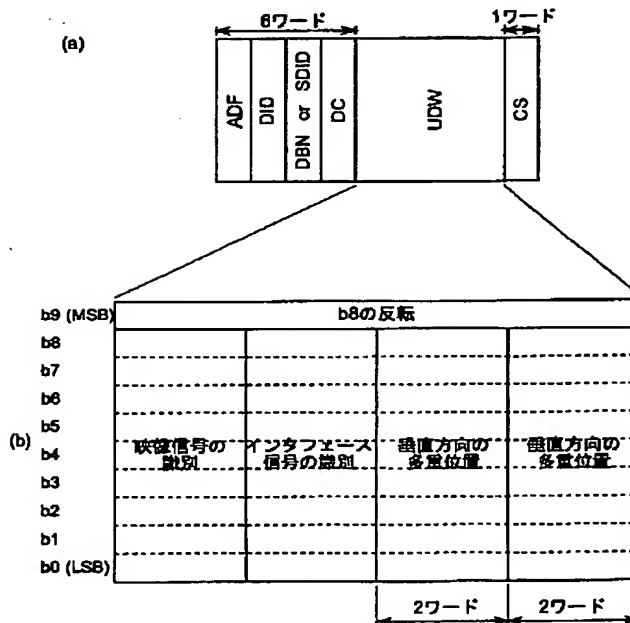
【図15】



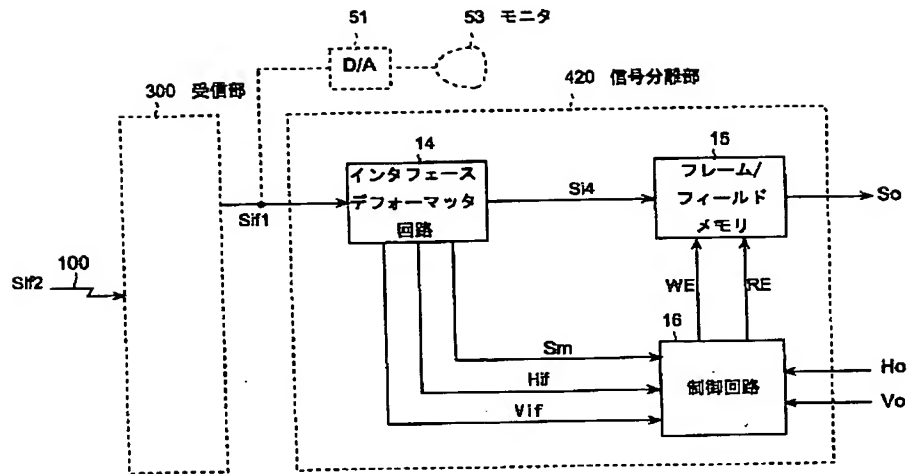
【図11】



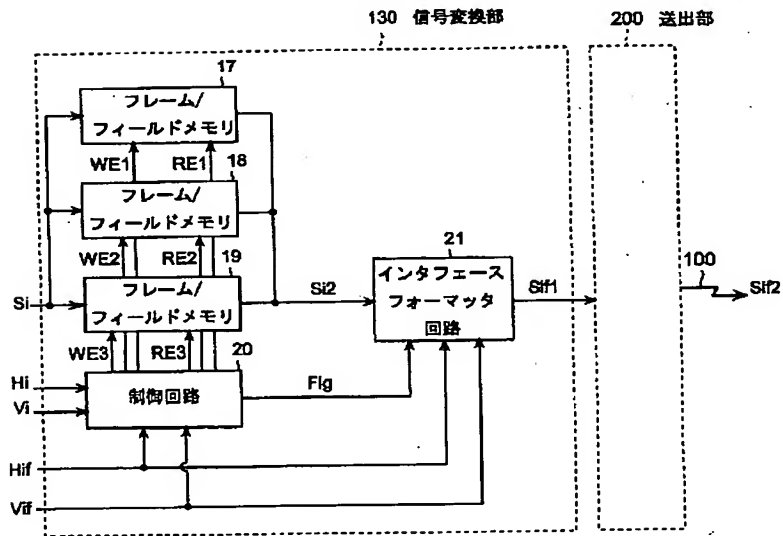
【図12】



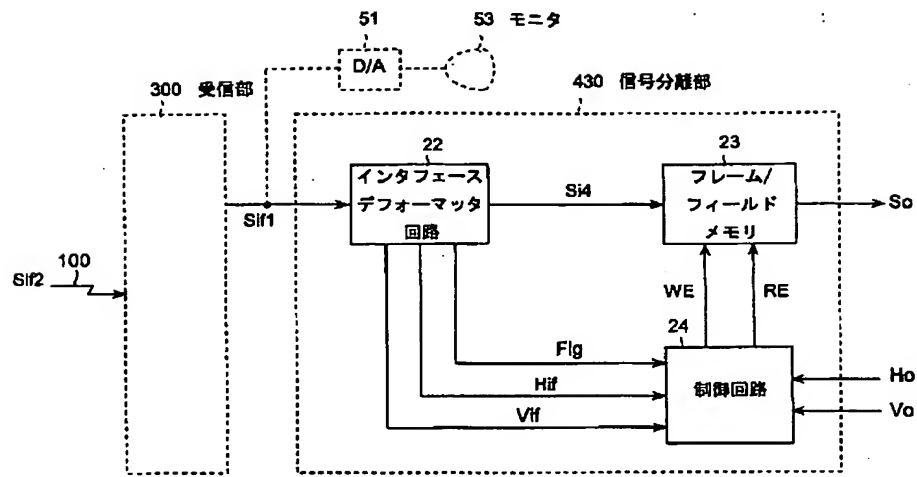
【図13】



【図14】



【図16】



フロントページの続き

(72)発明者 坂内 達司  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 村尾 次男  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5C025 BA14 BA25 BA27 DA10  
5C063 AB03 AC01 CA01 CA05 CA09  
CA23

